

修士学位論文

論文題目 ZrO_x系抵抗変化メモリにおける

電極/抵抗変化層界面への SiO_x 中間層挿入効果

ふりがな
氏名

當山啓斗

専攻

電気電子工学専攻

指導教授

相川慎也

修了年月(西暦)

2020年3月

工学院大学大学院

修士論文概要書

高機能デバイス研究室

cm20037 當山啓斗

近年、不揮発性メモリは我々の生活の中で欠くことのできない存在となっている。例えば、電車に乗るときに使う非接触の定期券や IC カードには強誘電体メモリや EE-PROM が使われており、携帯電話やデジタルカメラ、USB メモリには大容量のフラッシュメモリが使われている。これらのほとんど全てのニーズに応じてきたのが、フラッシュメモリに代表される MOS 型の不揮発性メモリである。

一方、情報量の劇的な増大に伴いデータの書き換えや読み出しにかかる電力の増加、そしてデータにアクセスするために必要となる時間が課題となっている。このような課題を踏まえ、高速かつ低消費電力での動作が可能な不揮発性メモリの開発が盛んにおこなわれている。その代表格が、FeRAM や磁気抵抗変化メモリで、それを追いかけるように PRAM や抵抗変化メモリ

(ReRAM)、有機メモリの研究が進められている。

ReRAM は NOR Flash メモリに比べ、書き換え速度にかかる時間は 4 桁以下と極めて高速である。また、PRAM と比べると、速度・消費電力の観点から優位であることが知られている。この結果から ReRAM は極めて高いポテンシャルを示していることが分かる。

上記の点から、本稿では ReRAM に着目し研究を行った。

まず抵抗スイッチング機構を説明する前に、ReRAM に関する基本的な概念と用語を説明する。HRS から LRS へのスイッチングは、“セット”と呼ばれる。逆に、LRS から HRS へのスイッチングは“リセット”と呼ばれる。通常、初期状態のサンプルではその後のサイクルで抵抗スイッチング動作を開始するために、動作電圧よりも大きな電圧が必要となる。これを“フォーミング”と呼ぶ。

ReRAM のスイッチングタイプには、ユニポーラ型とバイポーラ型の 2 種類が存在する。

ユニポーラ型とは、スイッチング方向が印加電圧の極性に依存しないモードである。従って、セット/リセットは同じ極性で発生する。また、正負両電圧で対象に発生するユニポーラスイッチング対応をノンポーラスイッチングモードと呼ぶ。これに対し、バイポーラスイッチングとは、スイッチング方向が印加電圧の極性に依存することを意味している。従って、セットは一方の極性で、リセットは逆極性で発生する。

バイポーラ型抵抗変化メモリは、ユニポーラ型と比較して、ns 以下の高速動作が利点としてあげられる。これは電圧に依存しており、パルス振幅を増加させることで、より高速動作が可能であることが報告されている。また、ノンポーラ型 ReRAM は LRS (セット動作) から HRS (リセット動作)、HRS から LRS が同じ極性の電圧を用いて行われる。ここで示した例におけるリセット動作では、上部電極に対し正の極性の電圧を印加することによって動作する。同じ正の極性でかつ、リセット動作での電圧よりも絶対値の大きいセット電圧を印加すると、素子はセット動作をする。他方、バイポーラ型 ReRAM は異なる極性の電圧を印加することによってセット・リセット動作をするためセット時に大きな電圧を必要としない。また、抵抗値を読み出す際にもセット・リセット電圧よりも小さい電圧を印加し素子に流れる電流を検出する。

このため、バイポーラ型 ReRAM は消費電力と高速動作の観点からユニポーラ型に対して有利であることが分かる。

初期状態での試料のフォーミング/セットプロセスは誘電体のソフトブレイクダウンと解釈される。高電界下 (10MV/cm 以上) で、酸素原子は格子から叩き出され、陽極に向かってドリフトする。同時に、酸化物バルクに欠陥が発生する。局所的な酸素不足により、酸素空孔または金属析出物を含む CF が形成される。初期状態の試料では通常、内在する欠陥の量が少ないため、スイッチングを開始するためには高い形成電圧が必要である。形成後、十分な量の欠陥

が存在する。その後のスイッチングサイクルでは、欠陥の一部、すなわち一方の電極近傍の欠陥のみが、リセットプロセスで回収される。このため、セット電圧はフォーミング電圧よりも小さくなり、HRSでの抵抗値は初期状態の試料での抵抗値よりもはるかに小さくなる。

フォーミング/セット機構は前述のように示したが、異なるスイッチングモードに対するリセット機構は議論のあるところである。ユニポーラのスイッチング特性の一部は熱溶解モデルで、バイポーラのスイッチング特性の一部はイオンマイグレーションモデルで説明できるようである。様々な材料評価技術による実験的観察から、バイポーラデバイスとユニポーラデバイスの両方において、酸素マイグレーションがスイッチングプロセスに存在し、重要な役割を担っていることが明らかにされている。フォーミングにおいては、絶縁破壊が起こり、酸素イオンが高電界によって陽極界面に漂い、陽極材料が貴金属の場合には中性の非格子酸素として排出され、酸化性の陽極材料と反応して界面酸化膜が形成される。このように、電極/酸化物界面は酸素リザーバーのように振る舞う。リセットプロセスでは、酸素イオンがバルクに戻り、酸素空孔と再結合するか、抵抗変化層を酸化してメモリセルをHRSに戻す。

ReRAMは、金属酸化物を金属電極で挟んだシンプルな構造をするが、Ptなどの貴金属を用いることがほとんどである。貴金属は界面で移動する酸素イオンや金属イオンと結合しにくい性質を持つためである。しかしながら、電極付近を漂う酸素イオンがガスを形成し、電極を破損させてしまうことが報告されている。このような問題は、電子回路への応用において深刻である。これらの問題点に対し、他の研究者たちは抵抗変化層を2層にし、抵抗変化層間で酸素のやりとりをする方法などを取ってきた。この点から、本研究では、薄い SiO_x 層を電極/抵抗変化層界面に挿入することで実験に取り組んだ。

本研究では、以下の2点を目的に研究を行った。1点目はCMOS作製プロセスとの相性が良いCuとMoを電極として使用し、貴金属を使用しない

ReRAM を作製することである。2 点目は電極/抵抗変化層に挿入した SiO_x 層が、ReRAM デバイスにもたらす影響を明らかにすることである。 SiO_x 層は構造の最適化や膜厚依存性の実験を行った。 SiO_x を用いた理由は、安価である他に ReRAM の抵抗変化層としても使用されるためである。

ReRAM デバイスにおける薄膜作製プロセスについて説明する。まず洗浄を施した Si 基板に対し、電子ビーム蒸着装置を用いて Mo を 50 nm 蒸着した。その後、 SiO_x を 10 nm, Zr を 25 nm 蒸着させた。その後、大気暴露をしアニール処理を施した。条件は酸素雰囲気、 600°C で 30 分を行った。アニール後は再度電子ビーム蒸着装置を用いて SiO_x を 5 nm 蒸着した。その後、再度同様の条件でアニールを行った。最後にシャドウマスクを用いて Cu を 50 nm 蒸着した。これを ReRAM デバイスとし、 I - V 測定を行った。

まず下部電極/Zr 構造でアニールした場合、膜表面の平坦性が損なわれることがわかった。これは Zr のもつ腐食性の高さが影響していると考察した。しかし、下部電極/Zr 界面に SiO_x 層を挿入するとこの問題点が改善されることがわかった。このことから本研究において、 SiO_x 層を適用させることは本実験の ReRAM の構造に必要不可欠であり、下部電極を保護する役割をもつことがわかった。

ReRAM の電気特性を評価した結果、Mo/ SiO_x / ZrO_x /Cu の構造では数回程度 ReRAM の挙動を示し、Mo/ SiO_x / ZrO_x / SiO_x /Cu の構造では 10 回程度 ReRAM の挙動を示すことを確認した。

次に、 SiO_x の膜厚が及ぼす電気的特性の影響を調査した。下部電極/抵抗変化層界面の SiO_x 層の膜厚を 15nm, 20nm, 25nm でそれぞれ評価をすると、抵抗値が上昇し ReRAM の挙動を示さなかった。抵抗変化層/上部電極の SiO_x 層の膜厚を増加すると、正の電圧印加時のみ電流の上昇が見られた。

最後に電極依存性を確認した。 SiO_x / ZrO_x / SiO_x の構造を基本に Mo 電極のみの ReRAM 特性を確認した。また、比較として Pt 電極のみを使用した際の ReRAM 特性も確認した。Mo 電極の場合フォーミング電圧が 5V, ON/OFF

比が 10^2 程度であり、サイクル回数は 20 回程度であった。Pt 電極の場合、フォーミング電圧が 10V であり、ON/OFF 比が 10^2 程度であり、サイクル回数は 20 回程度であった。このことから、 $\text{SiO}_x/\text{ZrO}_x/\text{SiO}_x$ の構造をもとに Mo 電極でも貴金属電極と同等の性能を示した。Pt 電極と Mo 電極では仕事関数の違いから、ショットキー障壁の高さに違いが生じリセット時の挙動がなだらかに変化することがわかった。

以上より、貴金属を使用しない ReRAM の作製を行い、ReRAM の挙動を示す電気特性を得ることができた。また、 SiO_x 層の影響から、以下のことがわかった。1 点目は電極を保護膜として機能するということである。2 点目は金属イオンの注入を抑制することである。3 点目は抵抗変化層の酸素空孔を増加させるということがわかった。

本論文は全 6 章から構成され、以下に各章の概要を端的にまとめる。

第 1 章は本論文の序論とし、本研究の目的を述べた。

第 2 章は薄膜の作製方法、測定方法を述べた。

第 3 章は、 SiO_x を用いた ReRAM の最適な構造を調査した。

第 4 章は SiO_x の膜厚が及ぼす電気特性の評価を行った。

第 5 章は電極の依存性を行った。

第 6 章は本論文の結論とした。

要旨

抵抗変化メモリ(ReRAM)は、次世代の不揮発性メモリとして注目されている。ReRAMは、構造が簡易で低消費電力化が期待される一方、典型的なReRAMは電極として酸化物を形成しにくいPtを用いている。この場合、貴金属の高コストとともに抵抗変化層から酸素ガスが発生し、デバイスにダメージを与えてしまうという問題が生じている。これに対し、多くの研究者は抵抗変化層を2層にするなどの解決策を打つが依然としてPtが使用されている。

そこでCMOSプロセスとの適合性が高く、酸化物を形成しやすいCuおよびMoを電極として用いたReRAMの作製に取り組んできた。特に電極と抵抗変化層界面に着目し、酸素リザーバー層として機能する SiO_x 層で、ON/OFF比の向上および動作サイクルの改善を確認した。本論文ではこの SiO_x 層に着目し、各種構造や膜厚を変更し電気特性を測定することによってその挿入効果を検討した。

本論文は6章で構成され、以下に各章の概要、結果をまとめる。

第1章は本論文の序論とし、本研究の目的を述べた。

第2章は薄膜の作製方法、測定方法を述べた。

第3章は SiO_x 層を用いたReRAMの構造最適化を行った。 $\text{Mo/SiO}_x/\text{ZrO}_x/\text{Cu}$

の構造では数回程度, ReRAM の挙動を示し, Mo/SiO_x/ZrO_x/SiO_x/Cu の構造では 10 回程度 ReRAM の挙動を示すことを確認した.

第 4 章は, SiO_x の膜厚が及ぼす電気的特性の影響を調査した. 下部電極/抵抗変化層界面の SiO_x 層の膜厚を増加すると, 抵抗値が上昇し ReRAM の挙動を示さなかった. 抵抗変化層/上部電極の SiO_x 層の膜厚を増加すると, 正の電圧印加時のみ電流の上昇が見られた.

第 5 章は, 電極依存性を確認した. SiO_x/ZrO_x/SiO_x の構造を基本に Mo を電極とし ReRAM 特性を確認した. また, 比較として Pt 電極を使用した際の ReRAM 特性も確認した. Mo 電極の場合フォーミング電圧が 5V, ON/OFF 比が 10² 程度であり, サイクル回数は 20 回程度であった. Pt 電極の場合, フォーミング電圧が 10V であり, ON/OFF 比が 10² 程度であり, サイクル回数は 20 回程度であった. このことから, SiO_x/ZrO_x/SiO_x の構造をもとに Mo 電極でも貴金属電極と同等の性能を示した.

第 6 章は本論文の結論とした.

目次

第1章 序論.....	7
1.1 研究の背景.....	7
1.2 不揮発性メモリ	9
1.2.1 強誘電体メモリ (FERAM)	9
1.2.2 磁気抵抗変化メモリ (MRAM).....	10
1.2.3 相変化メモリ (PRAM).....	10
1.3 抵抗変化メモリ (RERAM)	11
1.3.1 抵抗スイッチング機構.....	12
1.3.2 フォーミング/セット	14
1.3.3 リセット	15
1.4 RERAM における問題点	17
1.5 本研究の目的	19
2章 実験方法.....	20
2.1 試料作製方法.....	20
2.1.1 電子ビーム蒸着装置.....	20
2.1.2 基板の洗浄.....	22
2.1.3 アニール	23
2.1.3.1 アニール後における表面の影響	24
2.2 RERAM デバイスにおける薄膜作製プロセス	26
2.3 測定方法.....	34
2.4 試料評価.....	36
2.4.1 触針式膜厚段差計	36
2.4.2 電流-電圧(I - V)特性評価	37
2.4.3 正立型金属顕微鏡	37

第3章 SIO ₂ 層挿入における構造最適化.....	38
3.1 I-V特性.....	38
3.2 サイクル毎における I-V特性.....	40
3.3 考察.....	43
3.3.1 MO/SIO _x /ZRO _x /CU 構造.....	43
3.3.2 MO/SIO _x /ZRO _x / SIO _x /CU 構造.....	44
第4章 SIO _x 層の膜厚依存における電気特性評価.....	45
4.1 電極/抵抗変化層界面の SIO _x 層における膜厚依存性.....	45
4.2 下部電極/抵抗変化層界面の SIO _x 層における膜厚依存性.....	45
4.3 上部電極/抵抗変化層界面の SIO _x 層における膜厚依存性.....	47
4.4 考察.....	49
4.5 動作メカニズムの考察.....	50
第5章 電極依存性.....	53
5.1 電極依存性.....	53
5.2 MO 電極 RERAM の電気特性評価.....	53
5.3 劣化特性.....	55
5.4 PT 電極 RERAM の電気特性評価.....	58
5.5 考察.....	61
第6章 結論.....	63
6.1 結論.....	63
6.1.1 構造の最適化.....	63
6.1.2 SIO _x 層の膜厚依存における電気特性評価.....	63

6.1.3 電極依存性.....	64
参考文献	65
謝辞.....	72

第1章 序論

1.1 研究の背景

近年、不揮発性メモリは我々の生活の中で欠くことのできない存在となっている。例えば、電車に乗るときに使う非接触の定期券やICカードには強誘電体メモリやEE-PROMが使われており、携帯電話やデジタルカメラ、USBメモリには大容量のフラッシュメモリが使われている。これらのほとんど全てのニーズに応えてきたのが、フラッシュメモリに代表されるMOS型の不揮発性メモリである。

一方、情報量の劇的な増大に伴いデータの書き換えや読み出しにかかる電力の増加、そしてデータにアクセスするために必要となる時間が課題となっている。このような課題を踏まえ、高速かつ低消費電力での動作が可能な不揮発性メモリの開発が盛んにおこなわれている。その代表格が、FeRAMや磁気抵抗変化メモリで、それを追いかけるようにPRAMや抵抗変化メモリ(ReRAM)、有機メモリの研究が進められている。

図 1-1 にこれらの不揮発性メモリの動作ベンチマークを示す. [1]

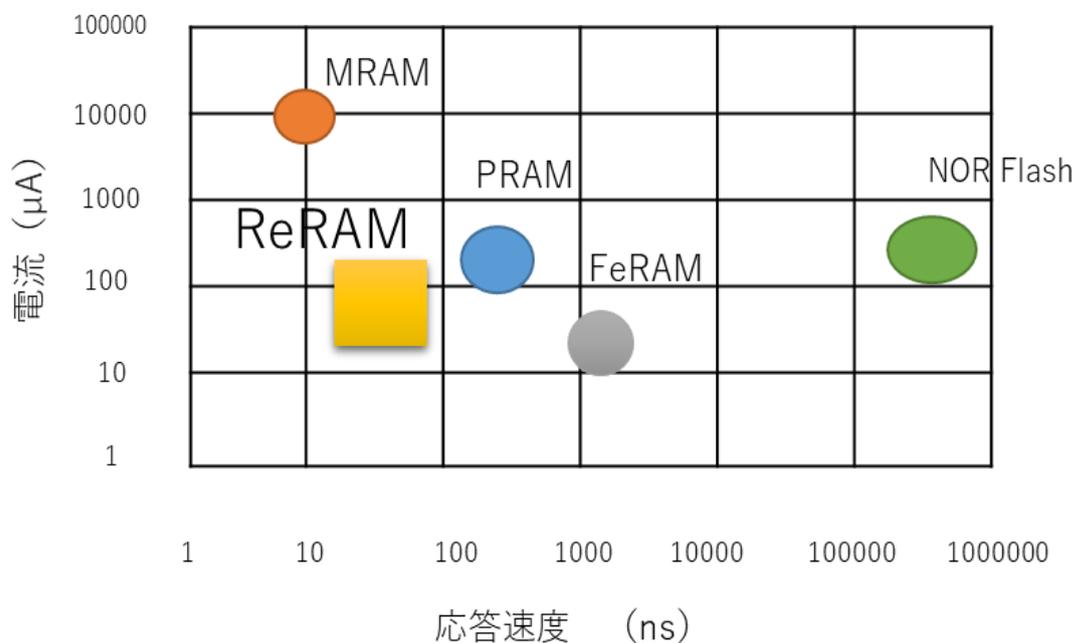


図 1-1 各種不揮発性メモリの駆動電流と動作のベンチマーク

図から比較すると、ReRAM は NOR Flash メモリに比べ、書き換え速度にかかる時間は 4 桁以下と極めて高速である。また、PRAM と比べても、速度・消費電力の観点から優位であることが示されている。この結果から ReRAM は極めて高いポテンシャルを示していることが分かる。

上記の点から、本稿では ReRAM に着目し研究を行った。

1.2 不揮発性メモリ

ここでは、既存のフラッシュメモリに代わる不揮発性メモリとして注目される FeRAM, MRAM, PRAM について説明する。

1.2.1 強誘電体メモリ (FeRAM)

強誘電体の外部から電界を加えることで発生した分極が、電解を取り去ったあとでも残る性質を利用して開発されたものが FeRAM (Ferroelectrics Random Access Memory) である。高速でデータを書き込むことができ、書き換え電圧が低く、また書き換え回数も多い。しかし Pt や Ir などの微細化に不向きな電極材料を必要とするため大容量化には不向きである。FeRAM は IC カードや電子タグに使用されることが多い[2,3]。

1.2.2 磁気抵抗変化メモリ(MRAM)

MRAM(Magneto resistive RAM)は磁気トンネル接合(MTJ)の磁気方向を平行(P)状態から反平行(AP)状態へ、あるいはその逆へ変更することで動作する。

MRAMは書き込みに磁気反転という材料劣化を伴わない現象を利用するため耐久性は無制限であり、高速な読み書きも可能である。しかし微細化に伴い書き込み電流の増加が問題とされている。大容量化には磁気書き込みによらないスピントランジスタを用いたスピンRAMの研究が盛んに行われている。[4,5]

1.2.3 相変化メモリ(PRAM)

PRAM (Phase change RAM) CD-RW等の光学記録ディスクと同様に物質の相変化を利用して記憶を行う。PRAMではジュール熱による相変化で書き込み、結晶状態の違いによる電気抵抗により読出しを行う。微細化により相変化に必要なジュール熱が小さくなるため高集積性に優れ、大容量化が可能とされている。しかし、書き換え時に進行する組成偏析により耐久性が制限されている点に課題がある。[6]

1.3 抵抗変化メモリ (ReRAM)

絶縁体である酸化物が突然スイッチングを起こし、導電状態に移行するという現象は 40 年以上前から知られている。このような抵抗性スイッチング現象に関する現象の報告は 1960 年代に遡る [7]。デバイスの構造は金属酸化物を金属電極で挟んだだけのものであり、MIM(Metal-Insulator-Metal)構造と呼ばれるものであった。初期の抵抗スイッチングの観測はメモリ要素としての性質が十分なものではなく、それらの報告は科学的研究にとどまっていた。抵抗抵抗スイッチングに関する最近の関心の高まりは、1996 年代後半に始まり、最初は SiTiO_3 や SrZrO_3 [8] などの複合金属酸化物、後に NiO や TiO_2 などの二元金属酸化物についてであった。そして 2004 年にサムスンが国際電子デバイス会議 (IEDM) で、従来の 0.18 μm 相補型金属酸化膜半導体 (CMOS) と一体化した 1 トランジスタ 1 抵抗 (1T1R) 構造の NiO メモリセルを論文発表して以降、研究が活発になった。この論文では、データ保持、耐久性、プログラミング特性など、メモリとしての技術が含まれており、抵抗変化方式によるメモリ技術が実現可能であることが示唆された。

RRAM に期待されるのは、CMOS チップの MOSFET (Metal Oxide-Semiconductor Field Effect Transistor) のソース・ドレインへのコンタクトビア上またはコンタクトビア内に作製できる、従来の CMOS 製造環境に適合した材

料セットとプロセス温度を用いて、簡単な方法で従来の CMOS に統合できるメモリ技術になることである。

1.3.1 抵抗スイッチング機構

まず、ReRAM に関する基本的な概念と用語を説明する。HRS から LRS へのスイッチングは、“セット”と呼ばれる。逆に、LRS から HRS へのスイッチングは“リセット”と呼ばれる。通常、初期状態のサンプルではその後のサイクルで抵抗スイッチング動作を開始するために、動作電圧よりも大きな電圧が必要となる。これを“フォーミング”と呼ぶ。

ReRAM のスイッチングタイプには、ユニポーラ型とバイポーラ型の 2 種類が存在する。図 2 に 2 つのスイッチングタイプの概略図をのせる[9]。

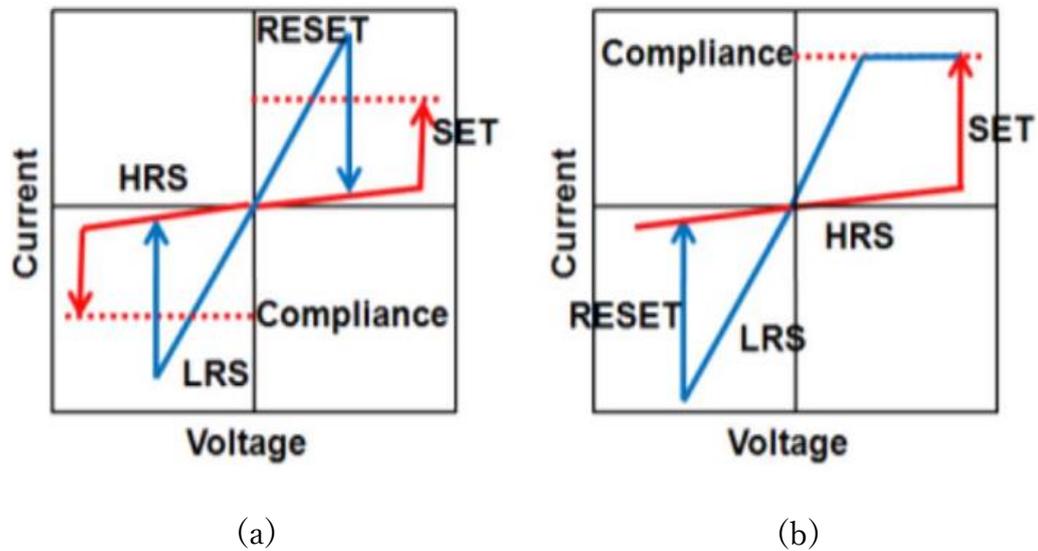


図 1-3 ReRAM の I - V 曲線の概略図(a)ユニポーラ型(b)バイポーラ型

ユニポーラ型とは、スイッチング方向が印加電圧の極性に依存しないモードである。従って、セット/リセットは同じ極性で発生する。また、正負両電圧で対象に発生するユニポーラスイッチング対応をノンポーラスイッチングモードと呼ぶ。これに対し、バイポーラスイッチングとは、スイッチング方向が印加電圧の極性に依存することを意味している。従って、セットは一方の極性で、リセットは逆極性で発生する。

バイポーラ型抵抗変化メモリは、ユニポーラ型と比較して、ns 以下の高速動作が利点としてあげられる。これは電圧に依存しており、パルス振幅を増加させることで、より高速動作が可能であることが報告されている[11]。

また、ノンポーラ型 ReRAM は LRS (セット) から HRS (リセット動作), HRS から LRS が同じ極性の電圧を用いて行われる。ここで示した例におけるリセット動作では、上部電極に対し正の極性の電圧を印加することによって動作する。同じ正の極性でかつ、リセット動作での電圧よりも絶対値の大きいセット電圧を印加すると、素子はセット動作をする。他方、バイポーラ型 ReRAM は異なる極性の電圧を印加することによってセット・リセット動作をするためセット時に大きな電圧を必要としない。また、抵抗値を読み出す際にもセット・リセット電圧よりも小さい電圧を印加し素子に流れる電流を検出する。

このため、バイポーラ型 ReRAM は消費電力と高速動作の観点からユニポーラ型に対して有利であることが分かる。

1.3.2 フォーミング/セット

初期状態での試料のフォーミング/セットプロセスは誘電体のソフトブレイクダウンと解釈される。高電界下 (10MV/cm 以上) で、酸素原子は格子から叩き出され、陽極に向かってドリフトする。同時に、酸化物バルクに欠陥が発生する。局所的な酸素不足により、酸素空孔[11]または金属析出物[12]を含む CF が形成される。初期状態の試料では通常、内在する欠陥の量が少ないため、スイッチングを開始するためには高い形成電圧が必要である。形成後、十分な量の欠陥が存

在する．その後のスイッチングサイクルでは，欠陥の一部，すなわち一方の電極近傍の欠陥のみが，リセットプロセスで回収される．このため，セット電圧はフォーミング電圧よりも小さくなり，HRS での抵抗値は初期状態の試料での抵抗値よりもはるかに小さくなる．

1.3.3 リセット

フォーミング/セット機構は前述のように示したが，異なるスイッチングモードに対するリセット機構は議論のあるところである．ユニポーラのスイッチング特性の一部は熱溶解モデル[13]で，バイポーラのスイッチング特性の一部はイオンマイグレーションモデル[14]で説明できるようである．しかし，これらのモデルでは，すべての実験的観測を説明できるような 2 つのスイッチングモードの完全な物理的記述はまだ不完全なものである．様々な材料評価技術による実験的観察から，バイポーラデバイス[15]-[18]とユニポーラデバイスの両方において，酸素マイグレーションがスイッチングプロセスに存在し，重要な役割を担っていることが明らかにされている．Yu ら [19] は，ユニポーラ／バイポーラの両モードに対する統一的なリセット機構を提案した．図 4 は，スイッチング過程の模式図である．フォーミング過程では，絶縁破壊が起こり，酸素イオンが高電界によって陽極界面に漂い，陽極材料が貴金属の場合は中性の非格子酸素

として排出され、酸化性の陽極材料と反応して界面酸化膜が形成される。このように、電極／酸化物界面は酸素リザーバーのように振る舞う[20]。リセットプロセスでは、酸素イオンがバルクに戻り、酸素空孔と再結合するか、抵抗変化層を酸化してメモリセルを HRS に戻す。

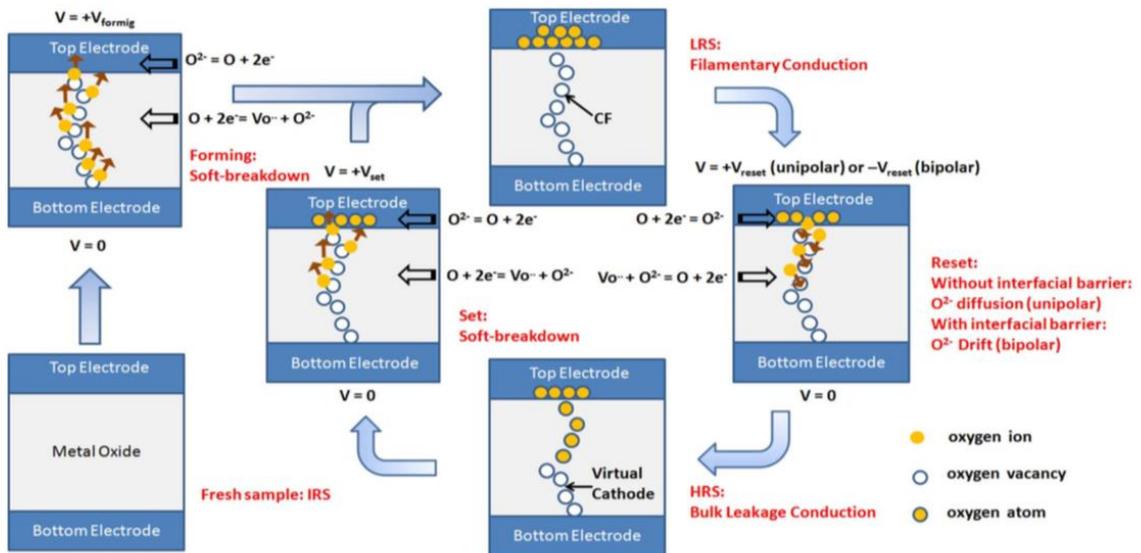


図 1-4 ReRAM のスイッチング過程の模式図[20]

1.4 ReRAM における問題点

ReRAM は前述に示したように、金属酸化物を金属電極で挟んだシンプルな構造をするが、Pt などの貴金属を用いることがほとんどである。貴金属は界面で移動する酸素イオンや金属イオンと結合しにくい性質を持つためであるためである。しかし、電極付近を漂う酸素イオンがガスを形成し、電極を破損させてしまうことが報告されている[21]。図 1-5(b)右上図に示すように、負バイアスのかかった下部電極から TiO_2 膜が局所的にリフトアップしていることがわかる。また、上部電極を陽極とした場合、生成した酸素が上部電極を通過して空気中に放出され、破損する。このような問題は、電子回路への応用において深刻である。

同様の研究において、フォーミングプロセスによる酸素の発生は Yang 等によっても実験的に証明されている [23]. 彼らは SEM 画像を通して Pt/TiO₂ 接合におけるガスバブルを観察している. 上部電極に負の電圧をかけると、負に帯電した酸素イオン(O₂) が正にバイアスされた下部電極に向かってドリフトし、O₂ ガス分子に変換される [23]. その結果、下部電極の界面に大量の酸素空孔が生成された [24]. 同様に、上部電極に正電圧を印加すると、上部電極接合部にガスバブルが発生した. これらの問題点から、他の研究者たちは抵抗変化層を 2 層にすることで酸素の供給先を確保することで電極の破損を防いでいる.

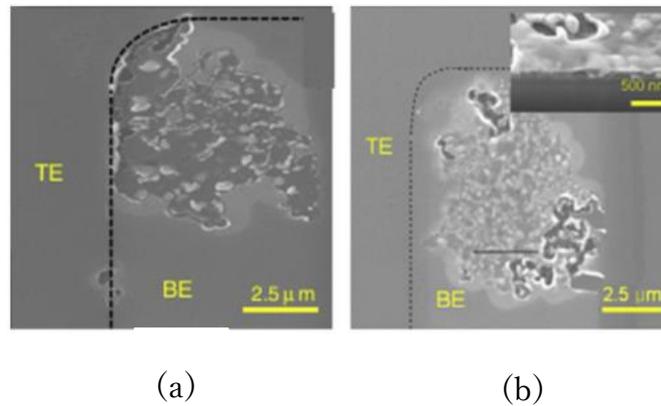


図 1-5 電圧印加時のフォーミングによる酸素ガス発生の影響[21]

1.5 本研究の目的

ReRAM は高速動作が可能であり，高集積化が可能な素子構造など優れたメモリ特性を持っている．しかし前述の通り電極に Pt を使用するものが多く，酸素ガスの発生によりデバイスにダメージを与えてしまうとともに，コスト面に関しても課題がある．

本研究では，CMOS 作製プロセスとの相性が良い Cu と Mo を電極として ReRAM の作製を目的に行った．それに合わせ，抵抗変化層から発生する酸素ガスの発生を抑えるために酸素リザーバー層として安価な SiO_2 を電極/抵抗変化層界面に使用し，その影響を調査した．

2章 実験方法

2.1 試料作製方法

ReRAM 作製における薄膜は電子ビーム蒸着装置を用いて成膜を行った。本研究では Si を基板として使用しているが、ダイシングソーを用いてあらかじめ 1 インチ×1 インチにカットしたものを使用した。

2.1.1 電子ビーム蒸着装置

電子ビーム蒸着装置は、高真空下 ($10^{-2}\text{Pa}\sim 10^{-5}\text{Pa}$) において電子銃により電子ビームを照射しターゲットを蒸発させ基板へ成膜を行う。

加熱蒸発させてターゲットを蒸着する方法としては抵抗加熱法や誘導加熱法などがあるが、電子線ビーム蒸着法は加熱源が電子の運動エネルギーであり、直接蒸発材料を加熱するため、効率が良い。電子ビームの電力密度は大きく、抵抗加熱法や誘導加熱法の加熱法では蒸発させることの出来ない高融点金属や融点の高い金属酸化物の蒸発が可能である。加えて、電子ビームにより瞬時に加熱や出力変更ができるため、抵抗加熱法や誘導加熱法では難しい緻密な膜厚制御が可能である。電子ビームをある一定範囲に高速にスキャンすることができ、蒸発材料に最適な電力密度でビーム照射ができる。電子ビームは 270 度または 180 度偏向されて蒸発材料に照射される。ルツボや蒸発源を複数用いる事により、1

回のプロセスで多層膜の成膜が可能。電子ビーム発生の原理としては金属タン
グステン製のフィラメントを加熱することにより、熱電子放出が行われる。放出
された電子を引き出して電極を用いて、るつぼに照射する。フィラメントには電
流が数十 A、電圧は数 kV 印加されている。るつぼ側は接地されているためフィ
ラメントとるつぼ部分の電位差により電子ビームによる電流が流れる。電子ビ
ームは磁界や電界を用いることによって精度良く制御することができる。

電子銃から放射される加速電圧 10kV~50kV の電子線は、物質表面からわず
か数 μm しか侵入しないため、蒸着材料は表面のみが加熱される。これにより
ヒーター材料やるつぼとの反応がなく、高純度膜が得られる [25]。また、るつぼ
や蒸着ターゲットを複数用いることにより 1 回のプロセスで多層膜の成膜が可
能である。図 2-1 に電子ビーム蒸着装置の概略図を示す。

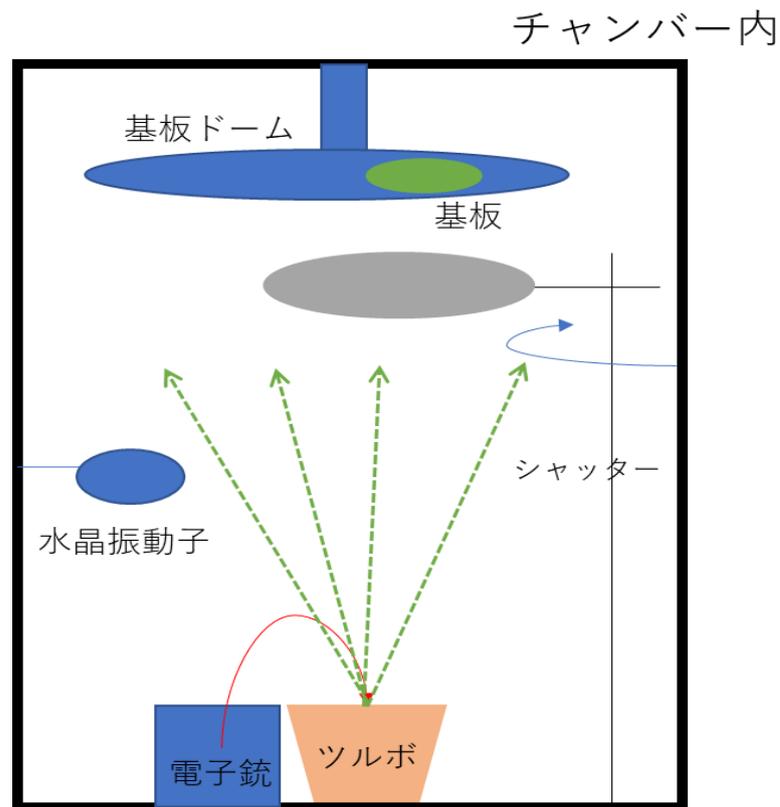


図 2-1 電子ビーム蒸着装置概略図

2.1.2 基板の洗浄

ReRAM デバイスの作製に当たってまず始めに Si 基板洗浄を行う。

あらかじめ 1 インチ×1 インチにカットした基板にアセトン，IPA（イソプロピルアルコール）の順番で 3 分間の超音波洗浄を行なった。その後，UV 照射器を用いて基板表面を 4 分間照射した。紫外線照射によって生じた励起状態の O^- が基板表面の有機物質と結合し， CO_2 などの揮発性物質になり，汚染物質の除去が可能となる。

クリーニングした後、Si 基板上の自然酸化膜に平坦性を持たせるため電気炉で大気雰囲気、700°Cで 30 分基板表面を酸化させた。

2.1.3 アニール

通常、抵抗変化層を成膜するのは出発材料として酸化物をターゲットとして使用している。しかし本研究での抵抗変化層は Zr を蒸着したのち、高温での熱処理を施して作製している。これはコスト削減の観点のためである。

抵抗変化層となる Zr, を蒸着した後、卓上型ランプ加熱装置 (MILA3000) を用いてアニールを施した。ガスは O₂ を使用し酸素雰囲気下で行い、温度は 600°C の条件下で行った。600°C の温度までには 5 分間で到達するようプログラムし、30 分のアニール処理を施した。これにより、酸素雰囲気下でアニール処理を施すことにより抵抗変化層の Zr を酸化させ ZrO_x とした。

2.1.3.1 アニール後における表面の影響

前述に示すように、Zr をアニールによって ZrO_x として作製した。しかしながら Zr は腐食作用が強く、薄膜を堆積した際に膜表面の平坦性を損なう性質を持っている [26]。Si 基板の上に Pt, Zr を蒸着させ、酸素雰囲気下で 600°C 、30 分でアニールした後の表面の画像を図 2-2 に示す。図 2-2 よりアニール後の膜表面は穴のようなものが形成され、膜表面の平坦性が損なわれていることが分かった。

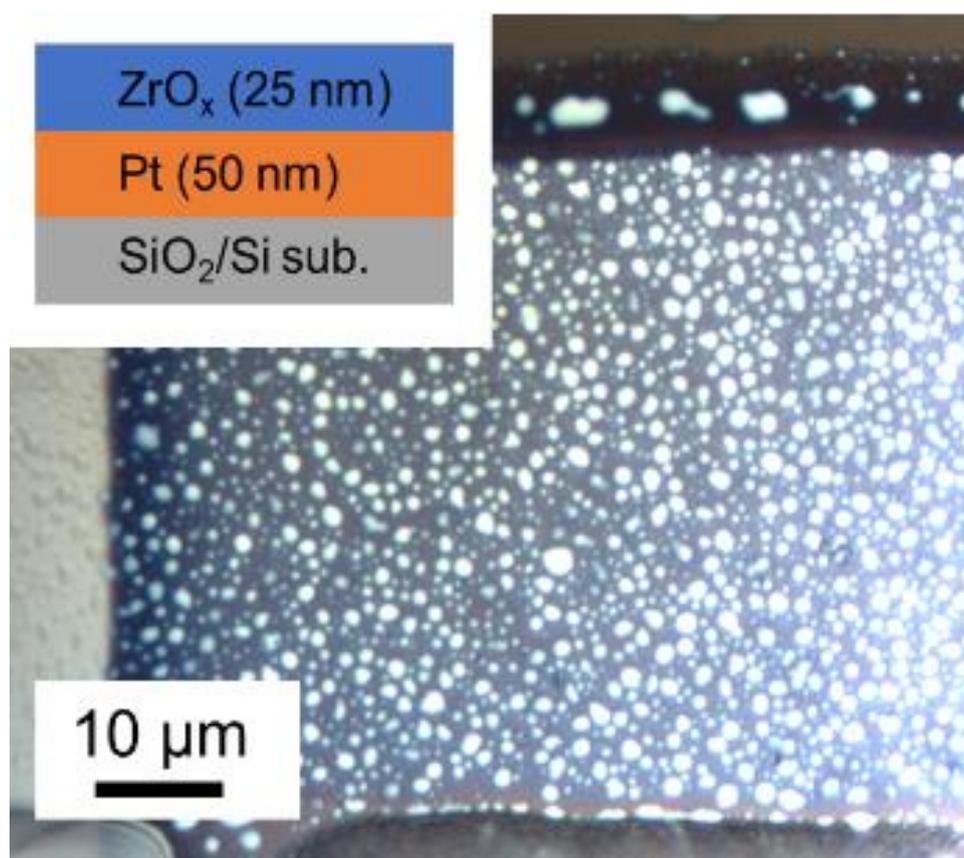


図 2-2 Pt/Zr 構造におけるアニール後の膜表面状態

次に、Pt/Zr 界面に SiO_2 を挟みアニールした後の画像を図 2-3 に示す。

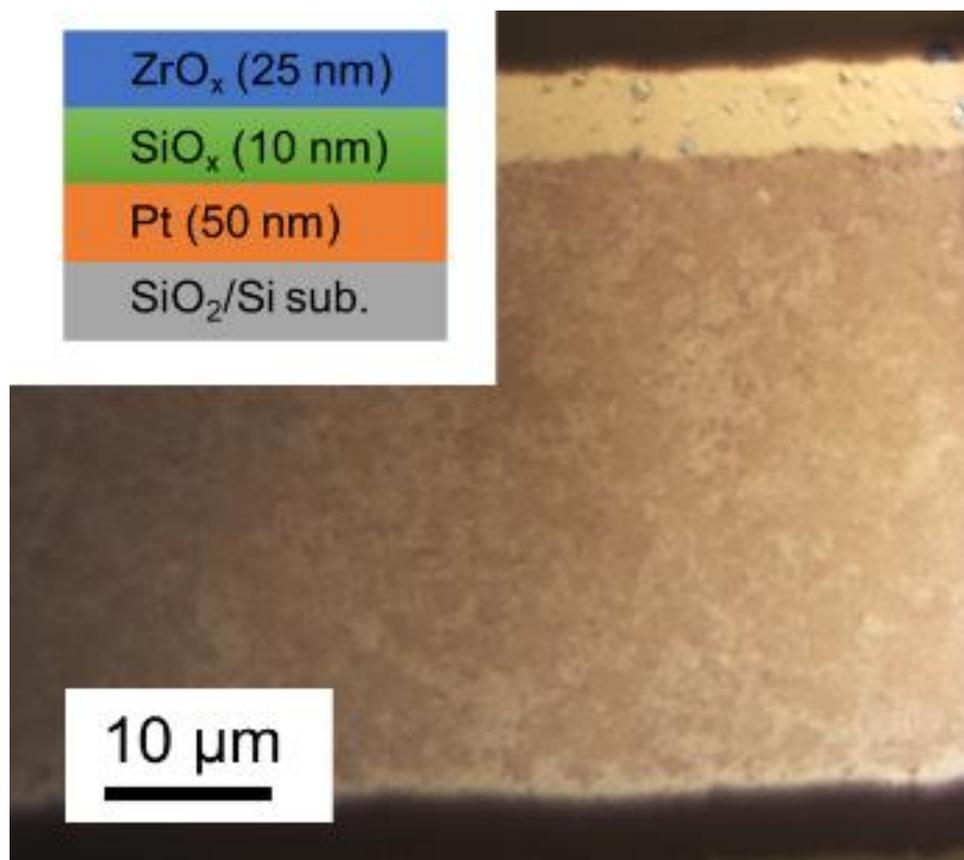


図 2-3 Pt/SiO₂/Zr 構造におけるアニール後の膜表面状態

図に示すように、 SiO_2 を電極と抵抗変化層の界面に挟むことにより、膜表面を均一にすることができた。これは SiO_2 が Zr と Pt 界面の表面エネルギーを緩和させたことが要因であると考えられる。

この結果から、下部電極/抵抗変化層界面に SiO_x を挟むことは極めて有効であ

ることが分かる.

2.2 ReRAM デバイスにおける薄膜作製プロセス

まず, 作製した ReRAM の断面構造を図 2-4 に示す.

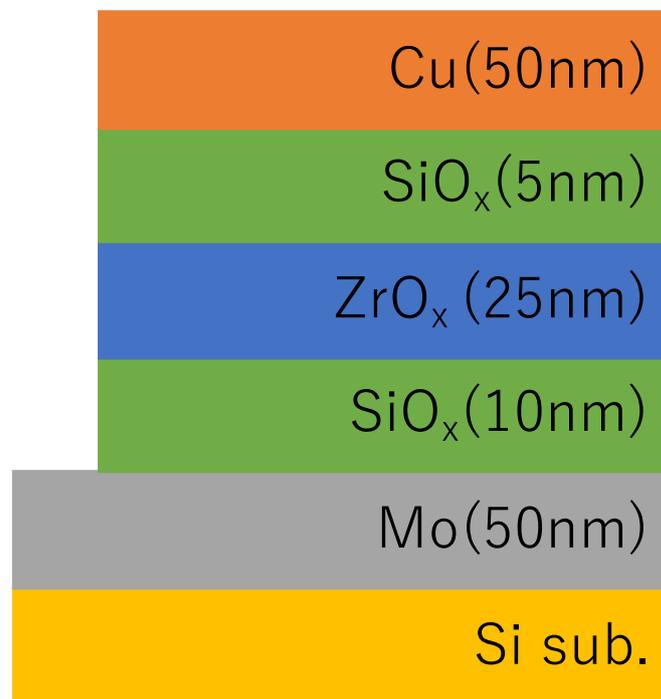


図 2-4 作製した ReRAM デバイスの断面構造

① 下部電極(BE)の作製

まず、洗浄を施した Si 基板に対し、電子ビーム蒸着装置を用いて 10 nm までは 0.04 nm/s の蒸着レートで蒸着させ、その後 1.0 nm/s の蒸着レートで 50 nm まで Mo を蒸着した。これは高いレートでの蒸着による、膜表面へのダメージを考慮したためである。またこの時、基板表面全体に Mo を蒸着した。

②SiO_xと Zr の蒸着

Mo を蒸着させた基板を一度、大気暴露し基板の隅を隠すようにステンレスマスクで覆い、再度装置へ戻し真空引きを行った。これは後述する測定に影響をおよぼさないために、Mo を露出する必要があるためである。図 2-5 にイメージ図をのせる。

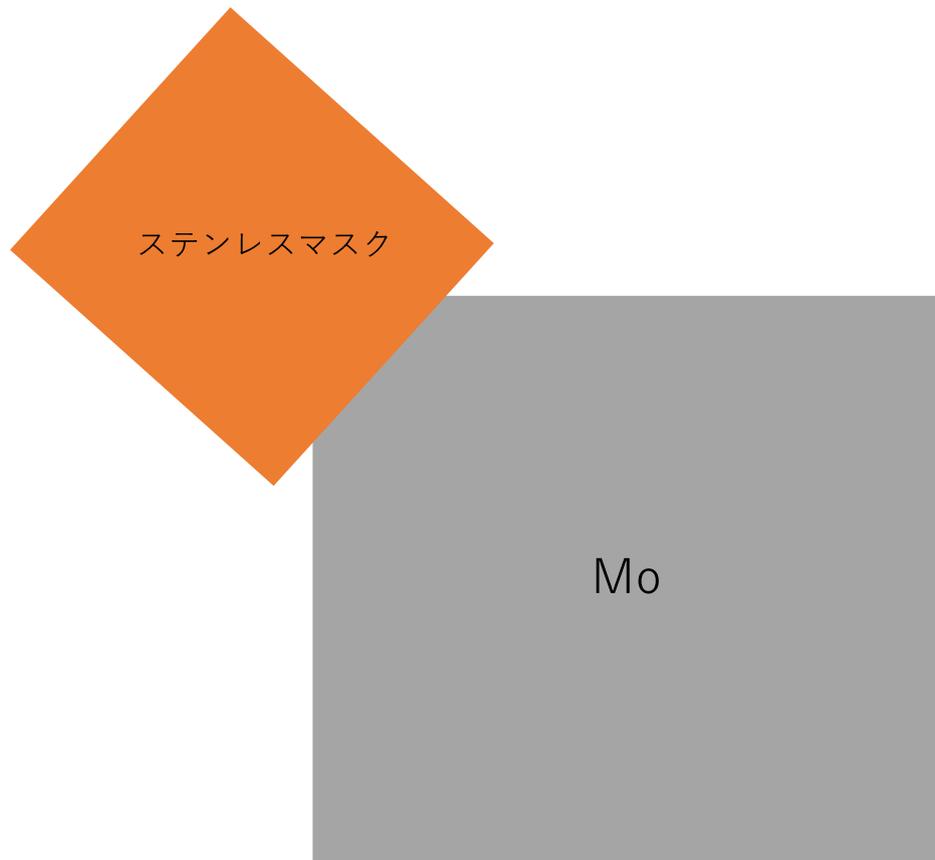


図 2-5 Mo 蒸着後のステンレスマスク装着時のイメージ図

蒸着可能な真空度に到達次第， SiO_2 を蒸着した． SiO_2 は 0.03 nm/s で一定の蒸着レートで蒸着した．

電子ビーム蒸着装置で絶縁体を蒸着する場合，電子ビームを当てるため酸素欠損が多い状態で成膜される．従ってこれ以降蒸着された SiO_2 は

SiO_x ($1 < x < 2$) と表記する。また、この時点での蒸着状態のイメージ図を図 2-6 に示す。さらに断面図を図 2-7 に示す。

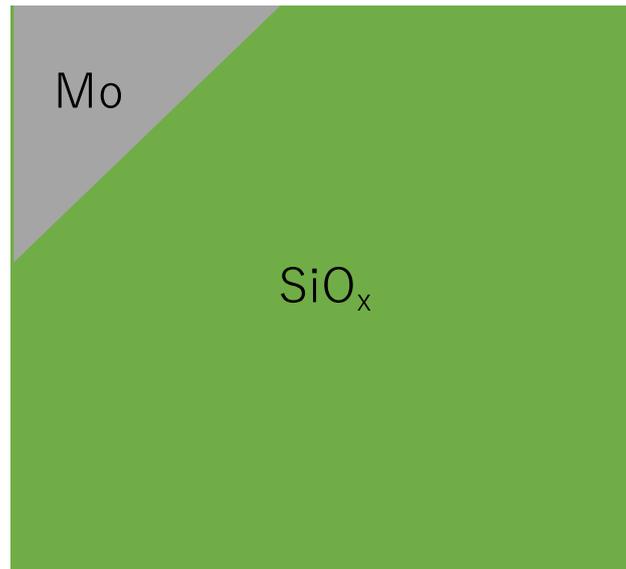


図 2-6 SiO_x 蒸着時点でのイメージ図（基板を上から見た場合）



図 2-7 SiO_x 蒸着時点での断面構造

SiO_xを蒸着させた後、Zrを連続蒸着した。Zrは0.03 nm/sの蒸着レートで10 nm蒸着し、その後1.0 nm/sの蒸着レートで25 nmまで蒸着した。この時の断面構造を図2-8に示す。

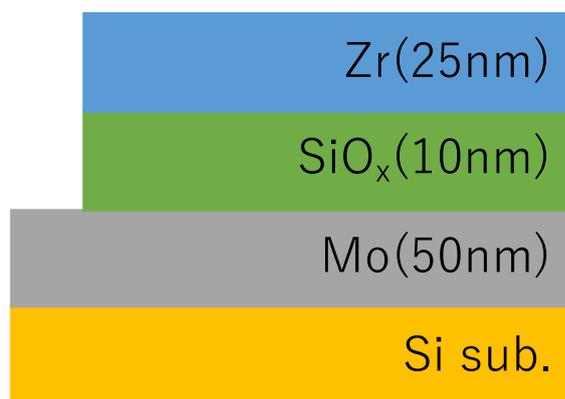


図 2-8 Zr 蒸着後の断面構造

③抵抗変化層のアニール

Zrを成膜した基板は一度大気暴露し、アニール処理を施し抵抗変化層を作製する。

卓上型ランプ加熱装置 (MILA3000) を用いてアニールを施した。ガスは O₂ を使用し酸素雰囲気下で行い、温度は 600°Cで行った。600°Cの温度には5分間で到達するようにプログラムし、30分のアニール処理を施した。その後3分間かけて室温に戻るように温度下降を行った。以上より抵抗変化層のZrを酸化させた。

Zr の酸化物は ZrO_2 であるが，金属 Zr からの熱加工により作製しているため本実験では ZrO_x と表記する．また，この際の断面構造の変化を図 2-9 に示す．

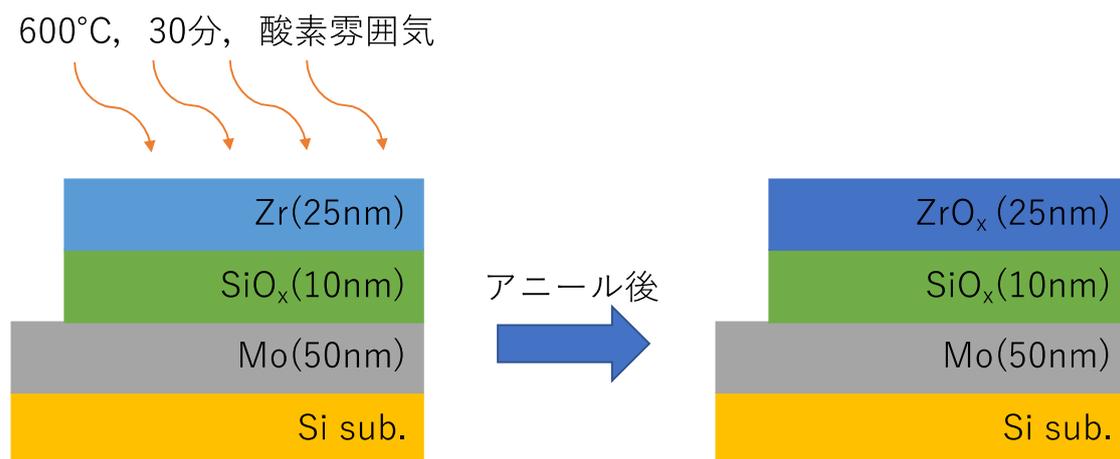


図 2-9 アニールによる抵抗変化層作製時の断面構造

④SiO₂の蒸着およびアニール

アニール後，再度電子ビーム蒸着装置を用いて SiO₂を蒸着した．この時，蒸着レートは 0.02nm/s で 5nm 蒸着した．その後，大気暴露しアニールを行った．この時のアニール条件は前述と同様の条件で行った．断面構造を図 2-10 に示す．

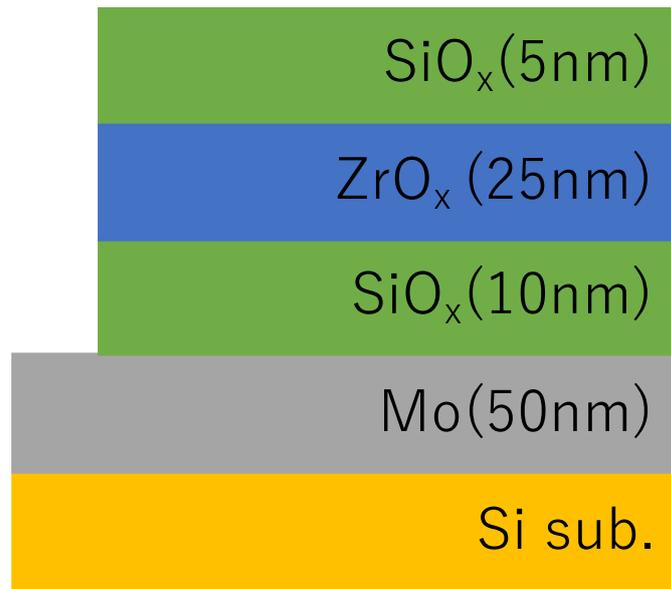


図 2-10 SiO_x 蒸着後の断面構造

⑤上部電極(TE) の作製

最後に、これまで作製した素子を電子ビーム蒸着装置でシャドウマスクを用いて Cu を蒸着した。この時、Cu は 10 nm までは 0.04 nm/s の蒸着レートで蒸着させ、その後 1.0 nm/s の蒸着レートで 50 nm まで蒸着した。シャドウマスクにより 0.4 mm×0.4 mm のサイズで 30 点ほど蒸着される。シャドウマスクの写真を図 2-10 に示す。

以上により作製した ReRAM の断面構造を図 2-11 に示す。

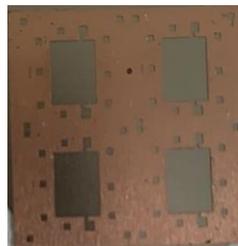


図 2-11 シャドウマスク

2.3 測定方法

作製した ReRAM デバイスは，電圧サイクル $0\text{ V} \rightarrow 5\text{ V} \rightarrow 0\text{ V} \rightarrow -5\text{ V}$ の順に電圧掃引を行い，二端子法により測定した．また，Si 基板上の自然酸化膜が測定に影響を及ぼさないようにするため，基板を銅板に貼り付け，露出した Mo 部分に銀ペーストを塗りそれを測定台に設置した．測定点の薄膜の様子を図 2-12 に示す．図に示す小さな四角形が測定点になり，ここにプローバーをあて I - V 測定を行う．測定環境を図 2-13 に示す．

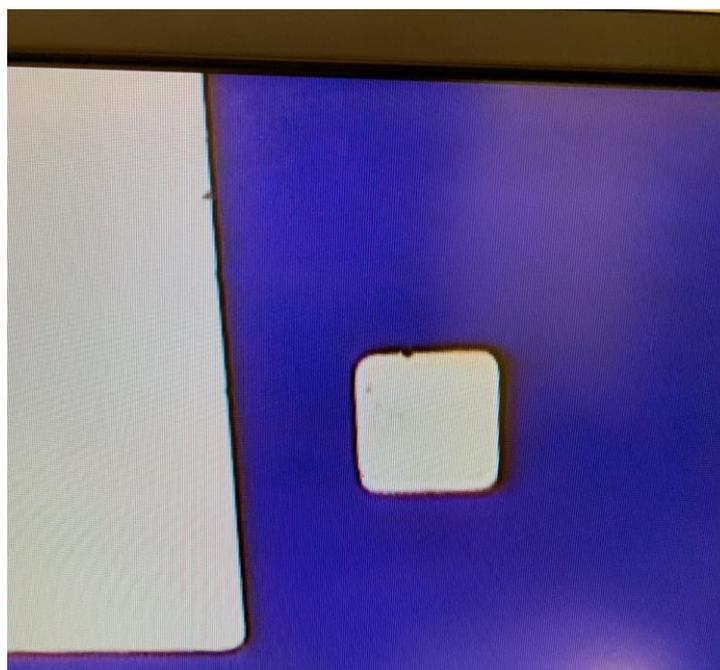


図 2-12 測定点の薄膜の様子

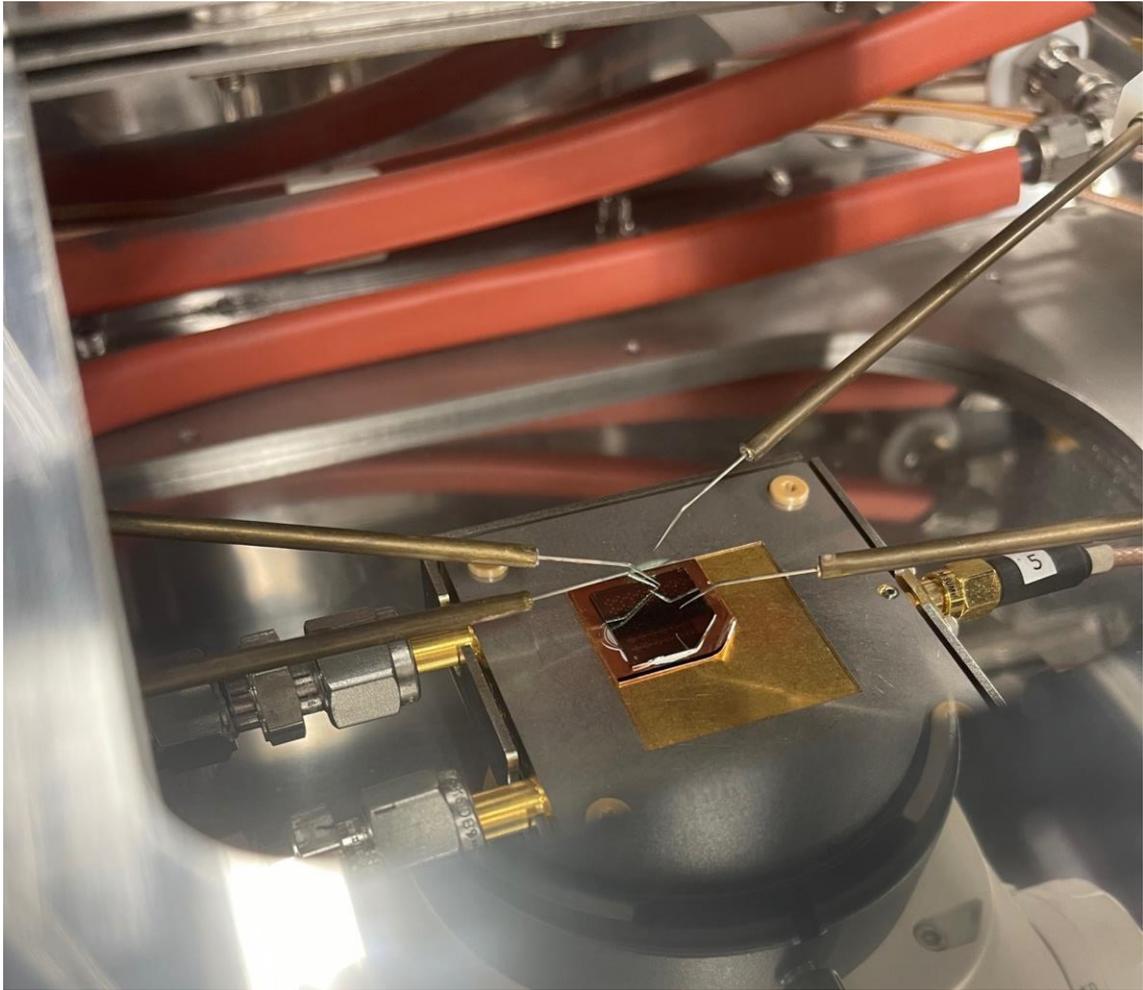


図 2-13 測定環境の様子

2.4 試料評価

2.4.1 触針式膜厚段差計

本研究において、電子ビーム蒸着装置を用いて成膜した金属薄膜の膜厚測定には触針式膜厚段差計（BRUKER 社 Dektak XT-E）を用いた。

接触式の測定装置では、微細な形状や粗さを精度良く測定するために、触針がなるべく小さいことや接触圧が小さいことが求められる。触針の材質は、一般的にサファイヤやダイヤモンドが用いられており、先端半径は通常約 $10 \mu\text{m}$ である。長所は、明瞭な形状波形が得られる、長い距離での測定可能などがあげられる。短所は接触した針により基板表面に傷を残す、触針が消耗するなどがあげられる。

この装置は薄膜表面の凹凸変化（粗さ）を深針でなぞり、その高さの変化量を電氣的に増幅して検出する装置である。容易に膜厚を測定することができるが、試料の一部に膜厚相当の段差を形成しておく必要がある。本実験においては、カットした Si ウエハの余った端部分を使用し、マスクを使用して蒸着することで薄膜に段差をつけて膜厚測定を行った。

2.4.2 電流-電圧(I - V)特性評価

作製した ReRAM 試料の I - V 特性は、 Keysight B2900A Quick IV メジャメントソフトウェアを用いて、二端子法により測定した.上部電極に正の電圧を印加した場合を、ここでは正バイアスとした.

2.4.3 正立型金属顕微鏡

作製した薄膜の観察は正立型金属顕微鏡 (Am Scope MA1000-CK) を用いた.

金属顕微鏡は対物レンズと同じ側に照明が有り、標本から反射された光によって標本の像を観察することが出来る.

第3章 SiO₂層挿入における構造最適化

3.1 *I-V*特性

抵抗変化層に加え、SiO₂層を挿入した際の *I-V*特性の結果を図 3-1 に示す。なお、比較として SiO_x層を挿入していない構造、下部電極/抵抗変化層界面に SiO_x層を挿入した構造、上部電極に SiO_x層を挿入した構造で測定した結果も合わせて示す。

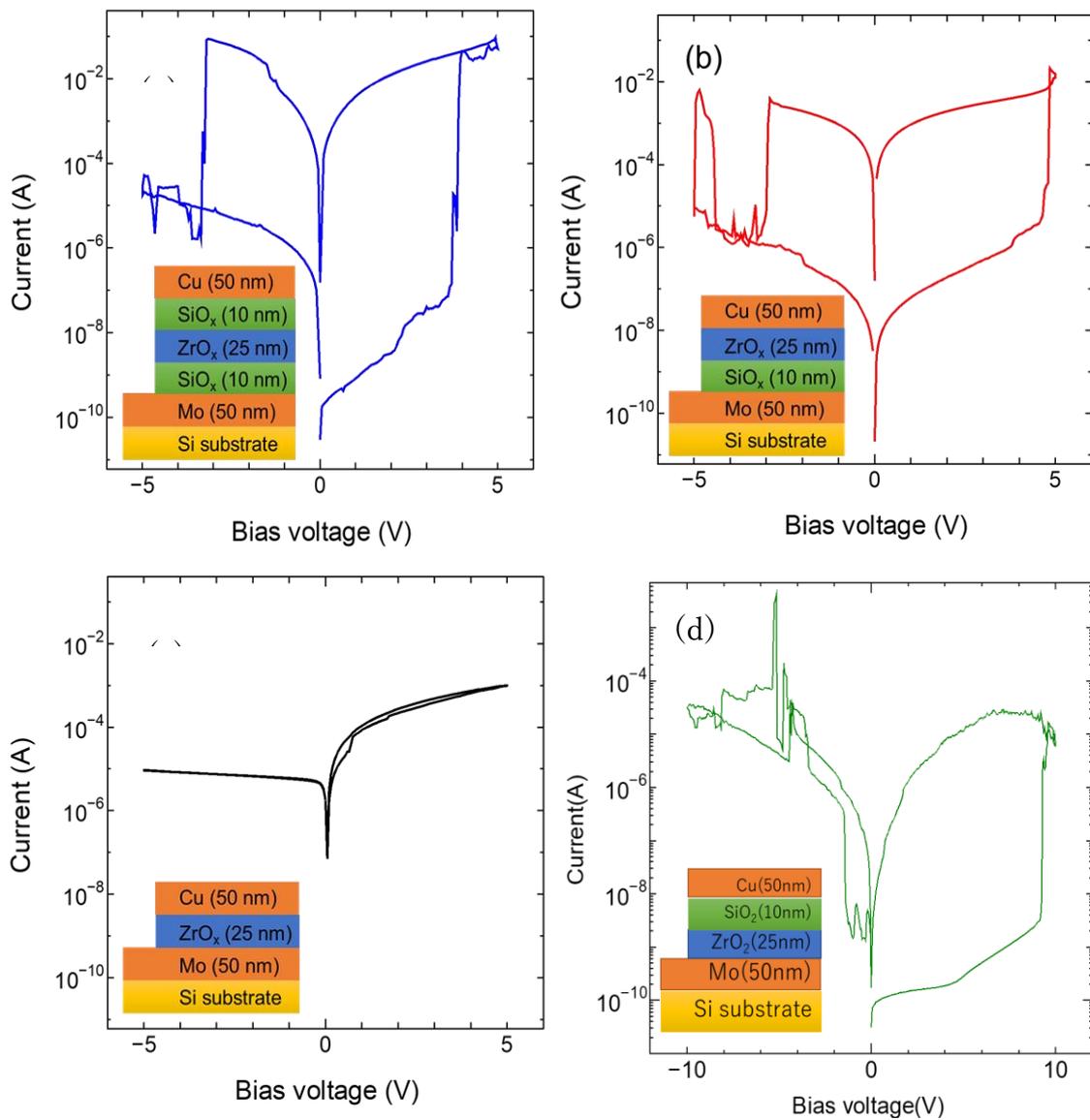


図 3-1 各種構造における I - V 特性(a)下部電極/抵抗変化層界面に SiO_x 層,
 (b) SiO_x なし,(c)電極/抵抗変化層界面に SiO_x 層, (d)上部電極/抵抗変化層界
 面に SiO_x 層

これらの結果から以下のことが分かった。電極/抵抗変化層界面に SiO_x を挟んだ図 3-1(a)は、+4 V および-3.5 V 付近で、 10^4 程度の ON/OFF 比を得ることが出来た。電極/抵抗変化層界面に SiO_x を挟んだ図 3-1(b)に関しても、 ± 5.5 V 付近で 10^4 程度の ON/OFF 比を得ることが出来た。図 3-1(c)は SiO_x を挟まない構造だが、金属特性を示すことが分かった。最後、上部電極/抵抗変化層界面に SiO_x を挟んだ図 3-1(d)は、10V 付近にて 10^4 程度の電流の急上昇が見られた。しかし負電圧印加時に電流の急下降を得ることができなかった。

3.2 サイクル毎における I - V 特性

図 3-1(a),(b)において、典型的な ReRAM の特性を得ることが出来た。次に上記の構造においてサイクル毎の I - V 特性を示す。図 3-2 は $\text{Mo}/\text{SiO}_x/\text{ZrO}_x/\text{Cu}$ 構造におけるサイクル毎の I - V 特性である。同図(a)は負電圧印加時(0~-5 V)の場合、同図(b)は正電圧印加時(0~5 V)の場合である。

図 3-3 は $\text{Mo}/\text{SiO}_x/\text{ZrO}_x/\text{SiO}_x/\text{Cu}$ 構造における I - V 特性である。

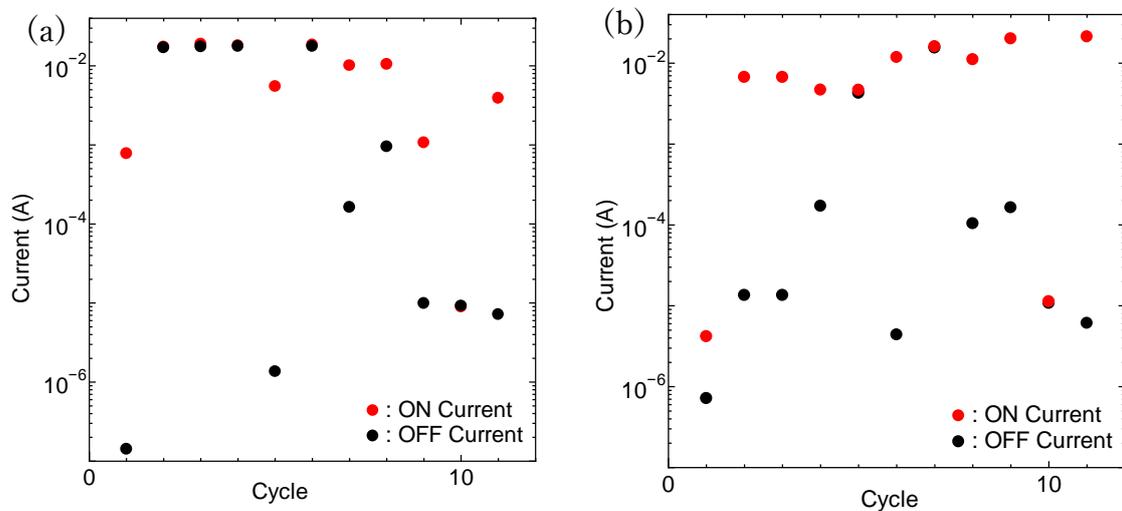


図 3-2 Mo/SiO_x/ZrO_x/Cu 構造における I - V 特性(a)負電圧印加時(0~-5V), (b)正電圧印加時(0~5V)

これより、正電圧印加時には、高抵抗状態(HRS) から低抵抗状態(LRS) への遷移は多数回見られる。しかし、0 ~ -5 V の電流の変化を見ると 2 ~ 4 サイクル目では低抵抗状態から高抵抗状態(HRS)への挙動が微小であった。これは、セット動作は問題なく行われるがリセットの動作が不安定であり、ReRAM 動作には適さない構造であることを示している。

図 3-3 は Mo/SiO_x/ZrO_x/SiO_x/Cu 構造における I - V 特性である。

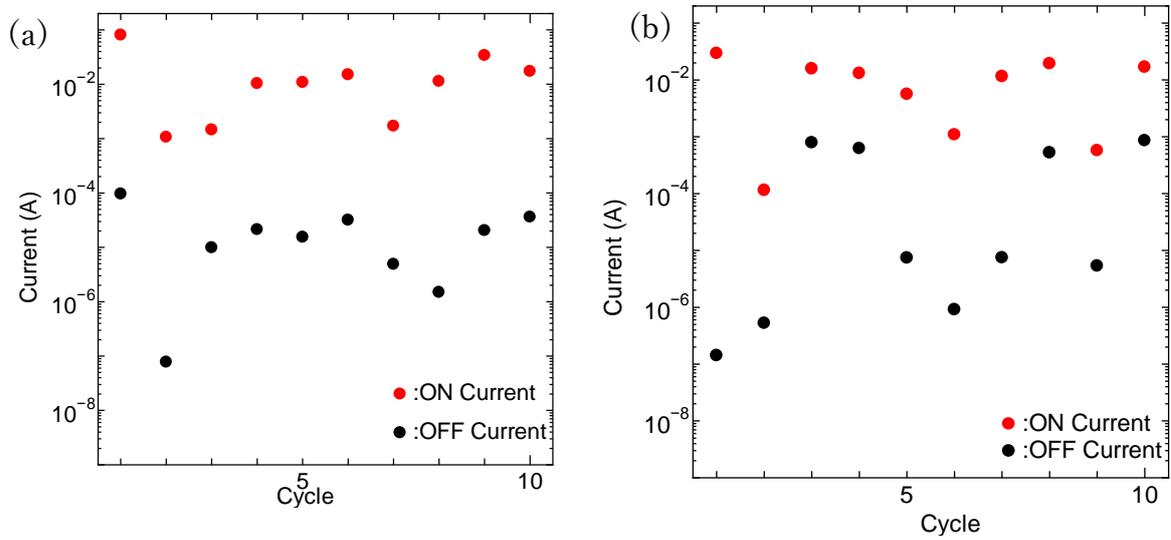


図 3-3 Mo/SiO_x/ZrO_x/ SiO_x/Cu 構造における I - V 特性(a)負電圧印加時

(0~-5V), (b)正電圧印加時(0~5V)

これより、Mo/SiO_x/ZrO_x/ SiO_x/Cu 構造は、Mo/SiO_x/ZrO_x/Cu 構造と比較して負の電圧印加時にも低抵抗状態(LRS)から高抵抗状態(HLS)への遷移を確認することができた。

3.3 考察

以上の実験結果を踏まえ、Mo/SiO_x/ZrO_x/Cu 構造における抵抗変化が不安定な理由、Mo/SiO_x/ZrO_x/ SiO_x/Cu 構造が安定して抵抗変化を行えた理由を述べる。

3.3.1 Mo/SiO_x/ZrO_x/Cu 構造

Mo/SiO_x/ZrO_x/Cu 構造では、サイクルごとの抵抗変化を見てみると図 3-1(b) にみられるように、リセット動作が不安定であることが分かった。これは、上部電極 Cu による影響であると考えられる。Cu フィラメントの形成と破壊構造は酸化・還元プロセスで説明することが可能である。初期状態では Mo/SiO_x/ZrO_x/Cu 構造は OFF 状態である。Cu 電極に正電圧をかけると、陽極で、 $\text{Cu} \rightarrow \text{Cu}^+ + \text{e}$ または、 $\text{Cu} \rightarrow \text{Cu}^{2+} + 2\text{e}$ に電気化学反応が起きる。これらの Cu イオンは ZrO_x 膜内へと移動する。そして Cu イオンは下部電極 Mo まで移動する。この過程を繰り返すとやがて Cu イオンは Cu 電極まで到達しフィラメントが形成される。この Cu フィラメントはセット電圧とリセット電圧を著しく低下させ、不均一な分散注入により ON/OFF/比に広い範囲の分散をもたらす[27]。

3.3.2 Mo/SiO_x/ZrO_x/ SiO_x/Cu 構造

Mo/SiO_x/ZrO_x/ SiO_x/Cu 構造では 0 ~ -5V の電圧印加時でも 10³ 程度の低抵抗状態から高抵抗状態への遷移を全てのサイクルで確認することが出来た。

Mo/SiO_x/ZrO_x/Cu 構造と結果と比較すると、安定したスイッチング特性が得られている。これは、上部電極から抵抗変化層へ Cu イオンの注入が抑えられていると考える。Dohee らの報告では Pt/ZrO₂ /Cu 構造において上部電極と抵抗変化層界面に SiO₂ を挟むことで安定したスイッチング特性を得られていることが報告されている。SiO₂ 挿入型デバイスは、酸素空孔の存在により Cu イオンの局所的な移動度が上昇し、酸素空孔を通過して拡散する [28]。この際、Cu イオンの拡散は酸素空孔の拡散の影響を受け、以下の式で算出することができる。

$$D = D_0 \exp(-E_a/kT)$$

D は拡散係数、D₀ は前段階指数、E_a は拡散の活性化エネルギー、k はボルツマン定数、T は絶対温度である。SiO₂ の D₀ は 4.4 × 10⁻⁵ ± 0.5 cm²·s⁻¹、E_a は 0.92 ± 0.1 eV であり、室温での拡散係数 D は 10⁻²¹ ~ 10⁻²⁰ cm²·s⁻¹ に相当する [29]。この拡散係数は、ZrO₂ の 2.9 × 10⁻¹³ cm²·s⁻¹ ~ 10⁻¹² cm²·s⁻¹ より小さい [30]。したがって、SiO₂ 層における Cu イオンの拡散率の低さは、Cu イオンの拡散を遅らせ、抵抗変化層への不均一な拡散を防止するのに適している。

第4章 SiO_x層の膜厚依存における電気特性評価

4.1 電極/抵抗変化層界面の SiO_x層における膜厚依存性

3章にて SiO_x挿入層を電極/抵抗変化層界面に挟むことで ReRAM 挙動において有効であることが分かった。この章では SiO_x層の膜厚に着目し、下部電極/抵抗変化層界面、上部電極/抵抗変化層界面の SiO_x層の膜厚を変化させた時の電気特性を検討した。その結果から動作メカニズムを考察する。

4.2 下部電極/抵抗変化層界面の SiO_x層における膜厚依存性

下部電極/抵抗変化層界面に挿入した SiO_x層の膜厚に着目し、電気特性を評価した。デバイスの構造は、Mo/SiO_x/ZrO_x/SiO_x/Cu である。この際、上部電極/抵抗変化層界面の SiO_x層の膜厚は 5nm であり、下部電極/抵抗変化層界面の SiO_x層を 15, 20, 25 nm に変更して測定した。その際の *I-V*特性結果を図 4-1 に示す。

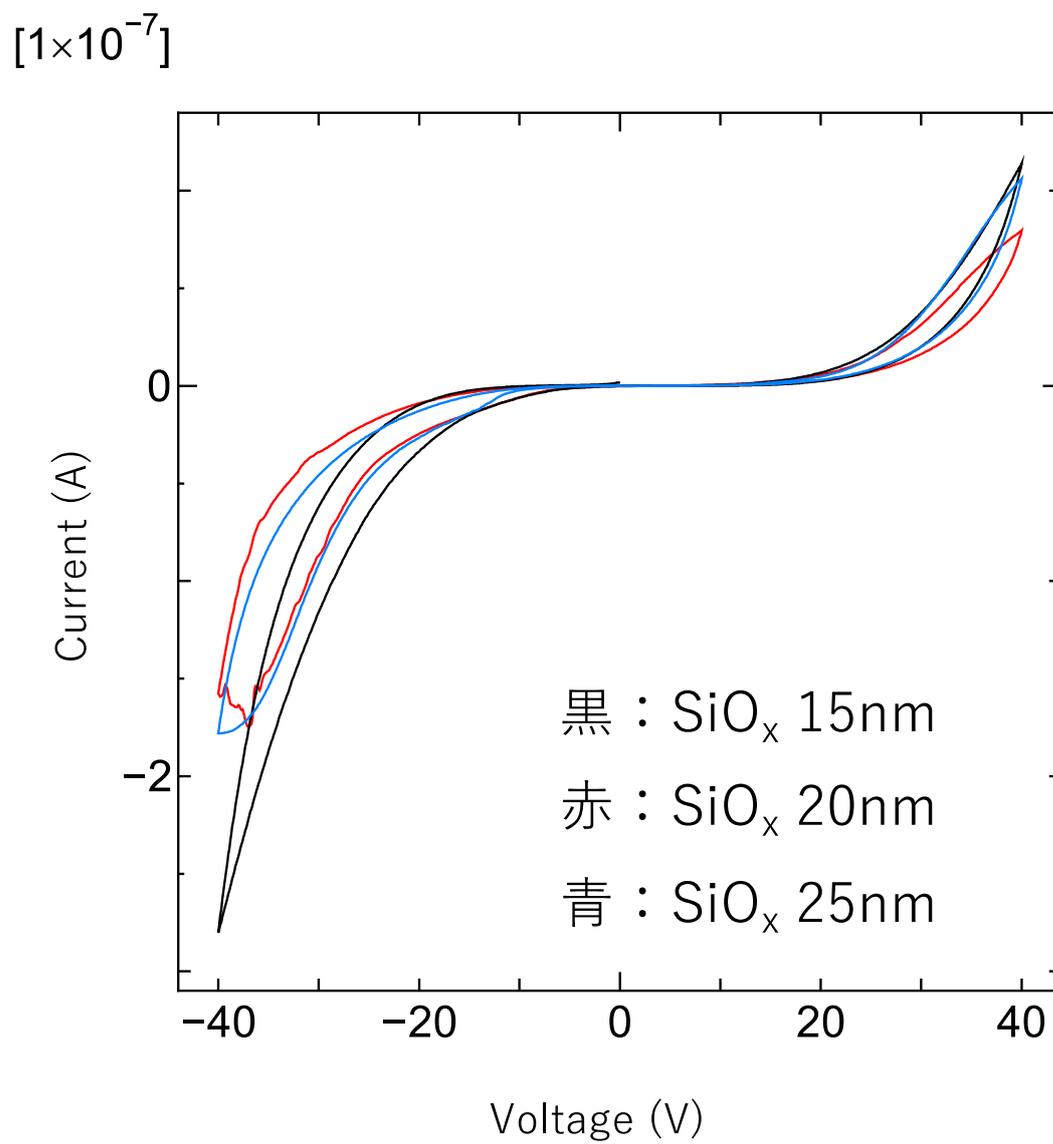


図 4-1 下部電極/抵抗変化層界面の SiO_x層の膜厚依存に

これより、下部電極/抵抗変化層界面の SiO_x 層を 15 nm, 20nm, 25nm とすると全ての膜厚で、ReRAM の特徴的である閾値での電流の急上昇および急下降の現象を得ることは出来なかった。さらに、40 V 到達時点で電流値がわずか 2×10^{-7} A であることから、下部電極/抵抗変化層界面の SiO_x 層の膜厚が 10 nm の時と比較すると非常に高い抵抗値を持っていることが分かる。

この結果から、下部電極/抵抗変化層界面における SiO_x 層の膜厚を増加させると抵抗値が上昇し、ReRAM の挙動を示さないことが分かった。

4.3 上部電極/抵抗変化層界面の SiO_x 層における膜厚依存性

4.2 では下部電極/抵抗変化層界面における SiO_x 層の膜厚が 15nm 以上では ReRAM には適していないという結果を得た。本節では上部電極/抵抗変化層界面の SiO_x 層の膜厚に着目し実験を行った。デバイスの構造は、 $\text{Mo}/\text{SiO}_x/\text{ZrO}_x/\text{SiO}_x/\text{Cu}$ である。下部電極/抵抗変化層界面の SiO_x 層の膜厚は 10nm 一定とし、上部電極/抵抗変化層界面の SiO_x 層を 10, 15nm に変更して測定した。この際の実験結果を図 4-2 に示す。

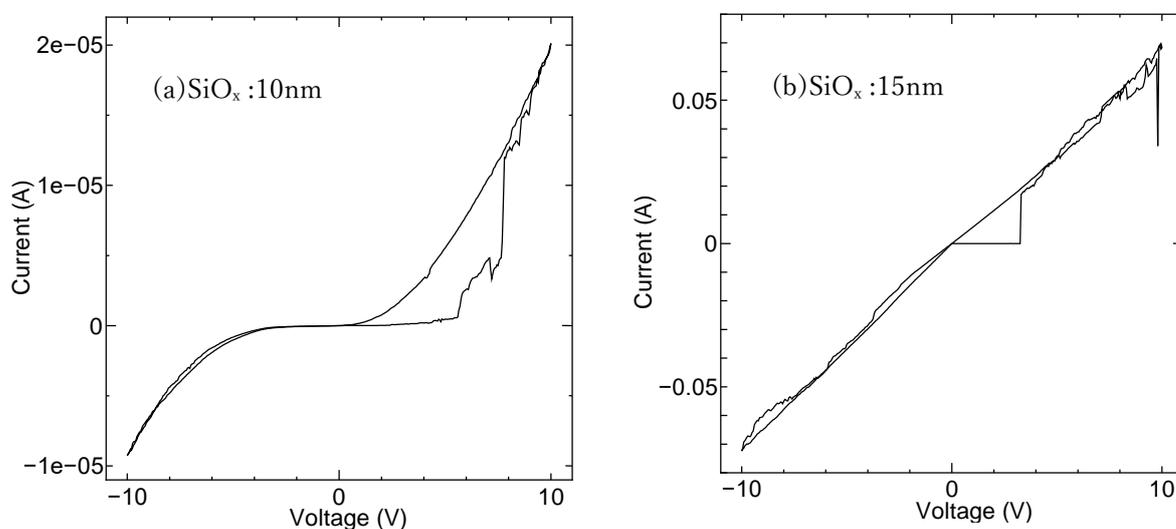


図 4-2 下部電極/抵抗変化層界面の SiO_x層の膜厚依存における *I-V*特性

これより、SiO_x層の膜厚が、10nm の時には 5V 程度、15nm の時には 4V 程度で電流が急上昇する様子が見られた。しかし、負の電圧で電流の急激な低下は見られず、2 サイクル目では正の電圧印加時でも電流の急上昇が現れることはなかった。

以上のことから、上部電極/抵抗変化層界面に挿入した SiO_x層の膜厚を増加しても、フィラメントの形成が行われていることが分かった。

4.4 考察

上部電極の膜厚を厚くしてもフィラメントが形成された理由について図 4-3 を使って考察する。電子ビーム蒸着装置で SiO_2 を蒸着すると、蒸着された SiO_x が ZrO_x から酸素を奪っていると考え、この結果電圧をかけていない状態でも ZrO_x 薄膜内の酸素空孔が増加し、フィラメントの形成を促進していると考えられる。

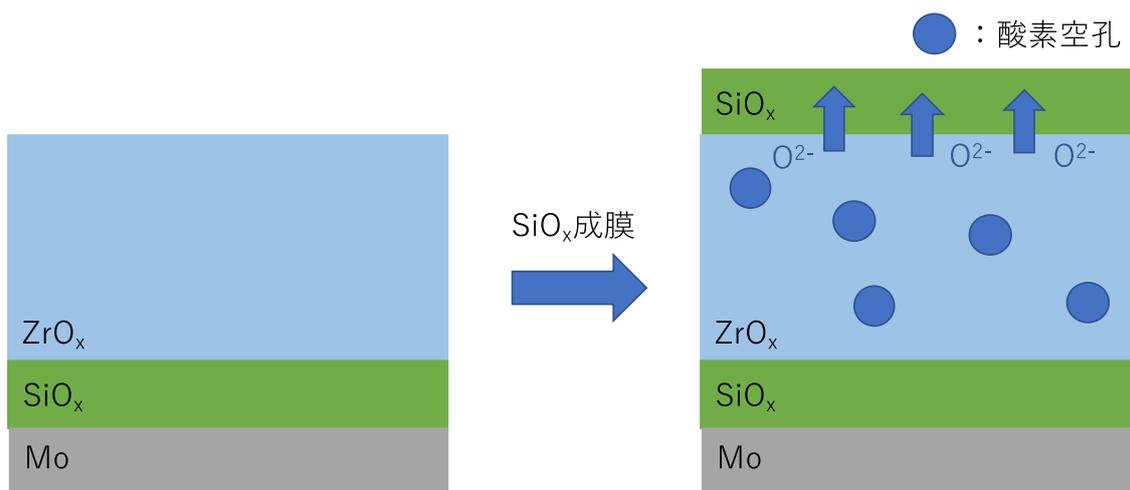


図 4-3 ZrO_x 上に SiO_x が成膜された時のモデル図

これは下部電極側の膜厚を増大させた時にも同様のことが起きているが、酸素空孔が下部電極まで到達しないため、高い抵抗値を持っていると考察する。

4.5 動作メカニズムの考察

3章では、 SiO_x 層を挿入した ReRAM デバイスの構造について議論した。また4章の4.1から4.2にかけて、 SiO_x 層の膜厚と I - V 特性の関係を調べた。本節では、これらの実験結果から動作メカニズムを考察した。動作メカニズムの模式図を図4-4に示す。

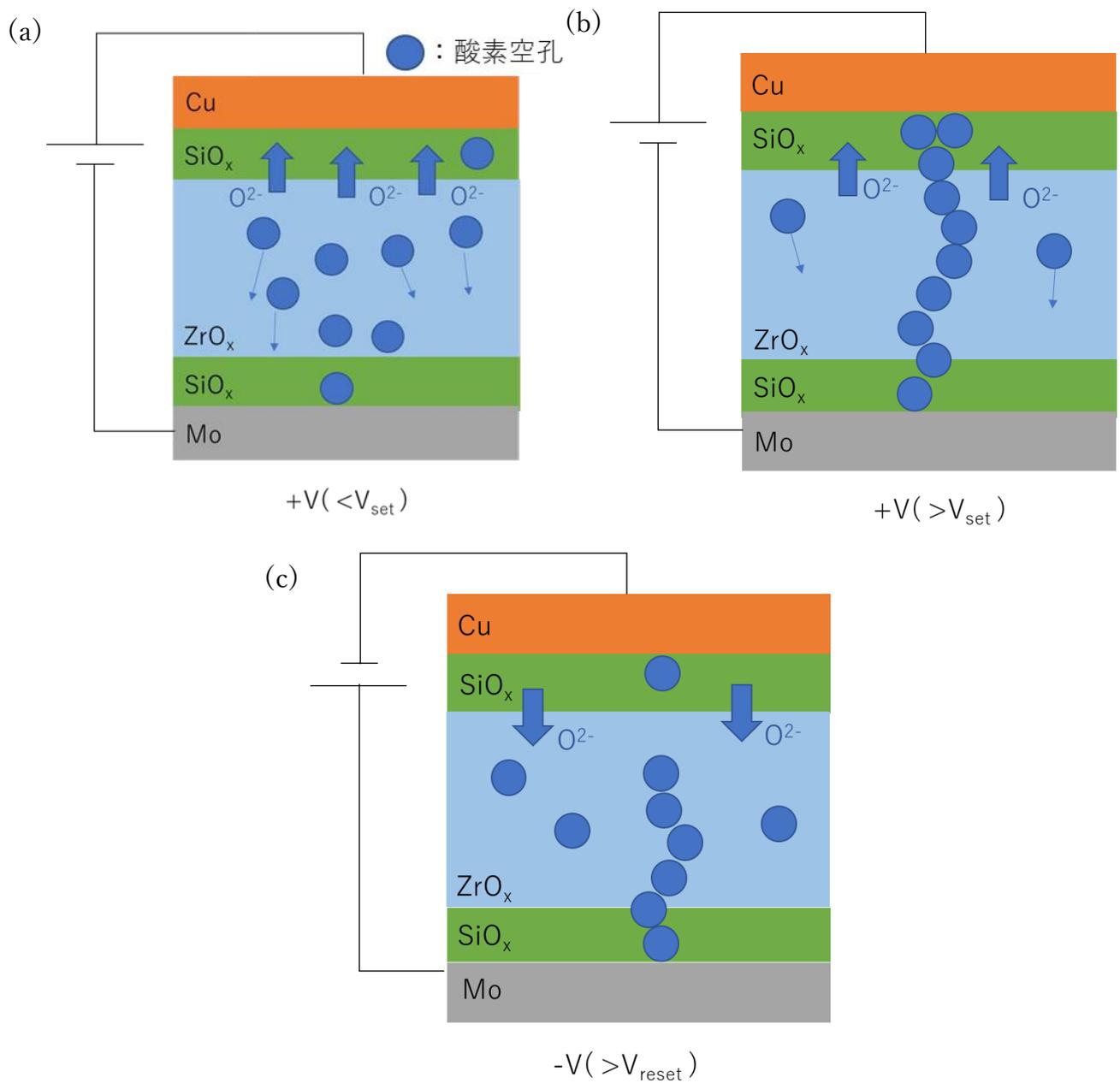


図 4-4 デバイス動作の模式的なメカニズム (a) $+V < V_{Set}$, (b) $+V > V_{Set}$, (c) $-V > V_{Reset}$

同図(a)に示すように、Cu 電極に V_{SET} 以下の正バイアスを印加すると、 ZrO_x からの O^{2-} が上方に移動して上部の SiO_x 層をさらに酸化し、同時に図 4-4 (a) の

ように酸素空孔が下方に移動する。そして、図 4-4(b)に示すように、 V_{SET} 以上の電圧を印加すると、酸素空孔フィラメントを形成し、図 4-4(b)のように HRS から LRS へと遷移する。 V_{RESET} 以上の負バイアスを印加すると、酸素イオンが SiO_x 層から ZrO_x 層へと流れ落ち、酸素空孔が再充填される。その結果、図 4-4(c)に示すように、酸素空孔フィラメントが破断し LRS から HRS へと遷移する。

このメカニズムから分かるように、 SiO_x 層は本実験の ReRAM において重要な役割を持っていることが分かる。

第5章 電極依存性

5.1 電極依存性

3章と4章では, Mo, Cu 電極における SiO_x 層が I - V 特性に及ぼす影響について議論した. この章では, 正負の電極に Mo 電極もしくは Pt 電極のみを使用し, それぞれ SiO_x と ZrO_x を測定した結果を報告する.

5.2 Mo 電極 ReRAM の電気特性評価

Mo/ SiO_x / ZrO_x / SiO_x /Mo 構造で I - V 特性を評価した結果を図 5-1 に示す. この時, 下部電極/抵抗変化層界面の SiO_x 層の膜厚は 10nm, 上部電極/抵抗変化層界面の SiO_x 層の膜厚は 5nm で評価を行った. 図中の右下は 1 サイクル目の I - V 特性を示しており, フォーミング動作の確認が取れた位置を赤の矢印で示した.

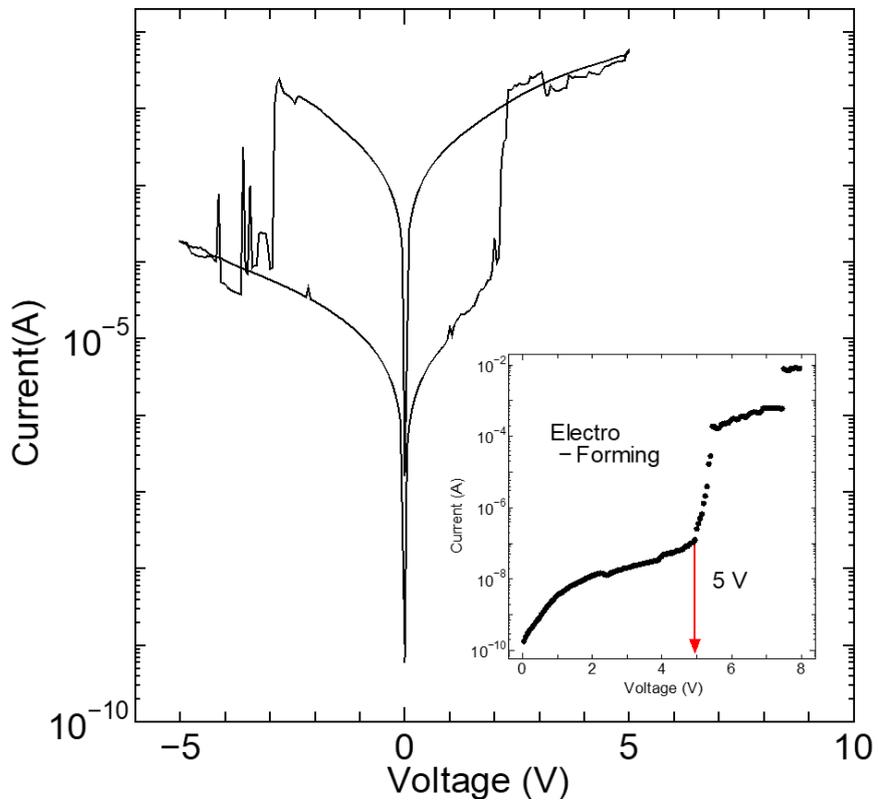


図 5-1 Mo 電極 ReRAM の I - V 特性

Mo 電極の ReRAM は、フォーミング電圧は 5V であった。2 週目以降のサイクルでは+2V, -3V 程度で 10^2 程度の ON/OFF 比を取ることが出来た。さらにフィラメントが完全に切れず、導通するまでサイクルを繰り返した実験結果を図 5-2 に示す。

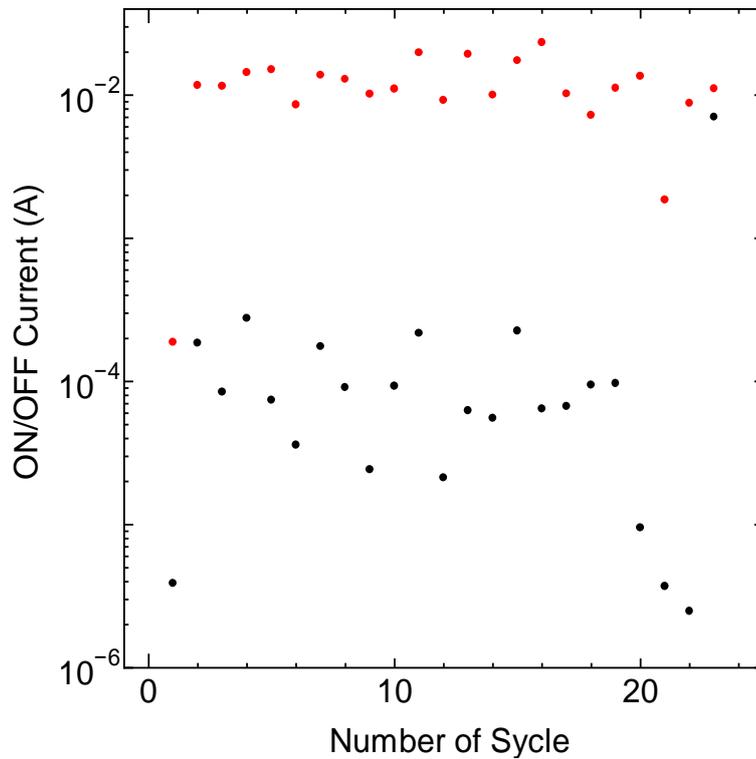


図 5-2 Mo 電極 ReRAM におけるサイクル毎の電流値

図

より，Mo 電極の ReRAM では約 20 回程度電流の上昇と下降が得られ， 10^2 程度の ON/OFF 比を得ることが出来たが，23 回サイクル目で ON/OFF 比が取るが出来なくなった。

5.3 劣化特性

本実験で作製した ReRAM の劣化特性について述べる。図 5-3 に 22 サイクル目と 23 サイクル目の電気特性を示す。

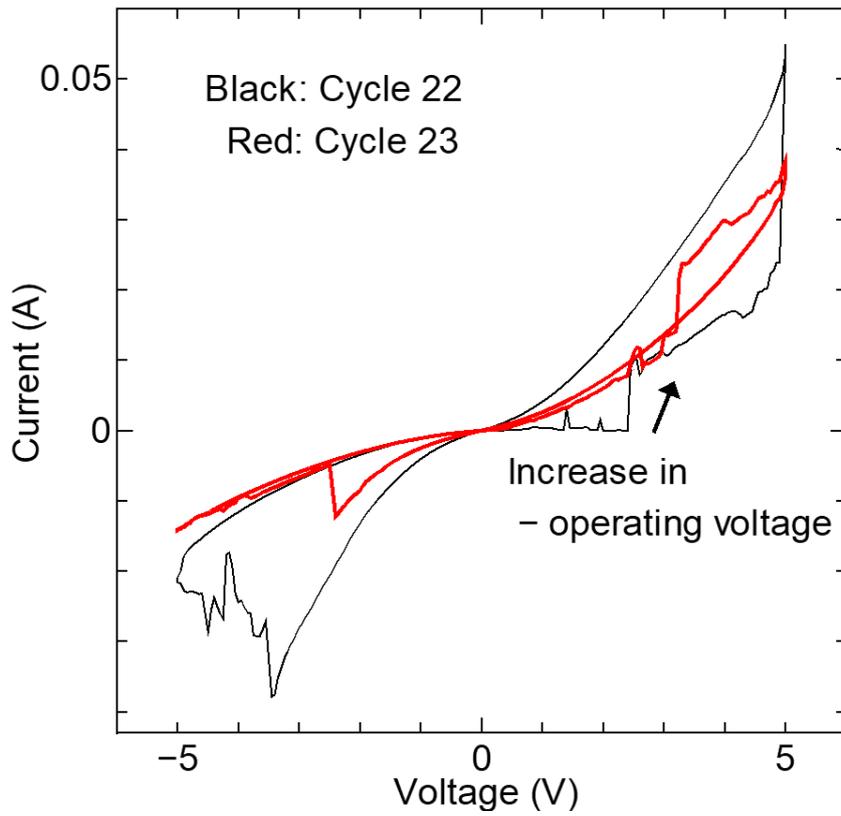


図 5-3 22 サイクル目から 23 サイクル目にかけての I - V 特性

これより、22 サイクル目のセットは 2.5V 程度で動作していることが分かる。しかしリセットの挙動を見ていると -3.5V で抵抗値が変化しているが、その変化はなだらかになっている。

また、23 サイクル目を見てみるとセットの動作時の電圧が 3V に上昇し、電流が 0.01 A 程度流れた状態で抵抗変化している。リセット時の動作は低抵抗状態から高抵抗状態の抵抗変化がかなり弱くなっていることが分かる。

これは、フィラメントの拡大が原因であると考え、フィラメントは逆バイアスが印加されると酸素イオンが再供給され破断するが、回数を重ねるごとに再供給される酸素イオンが不足し、その結果 ZrO_x 薄膜内の酸素空孔が多数存在してしまったと考える。

5.4 Pt 電極 ReRAM の電気特性評価

本節では、Pt/SiO_x/ZrO_x/SiO_x/Pt 構造で I - V 特性を評価した。下部電極/抵抗変化層界面の SiO_x層の膜厚は 10nm、上部電極/抵抗変化層界面の SiO_x層の膜厚は 5nm で評価を行った。この時の I - V 特性のグラフを図 5-3 に示す。図中の右下は 1 サイクル目の I - V 特性を示しており、フォーミング動作の確認が取れた位置を赤の矢印で示した。

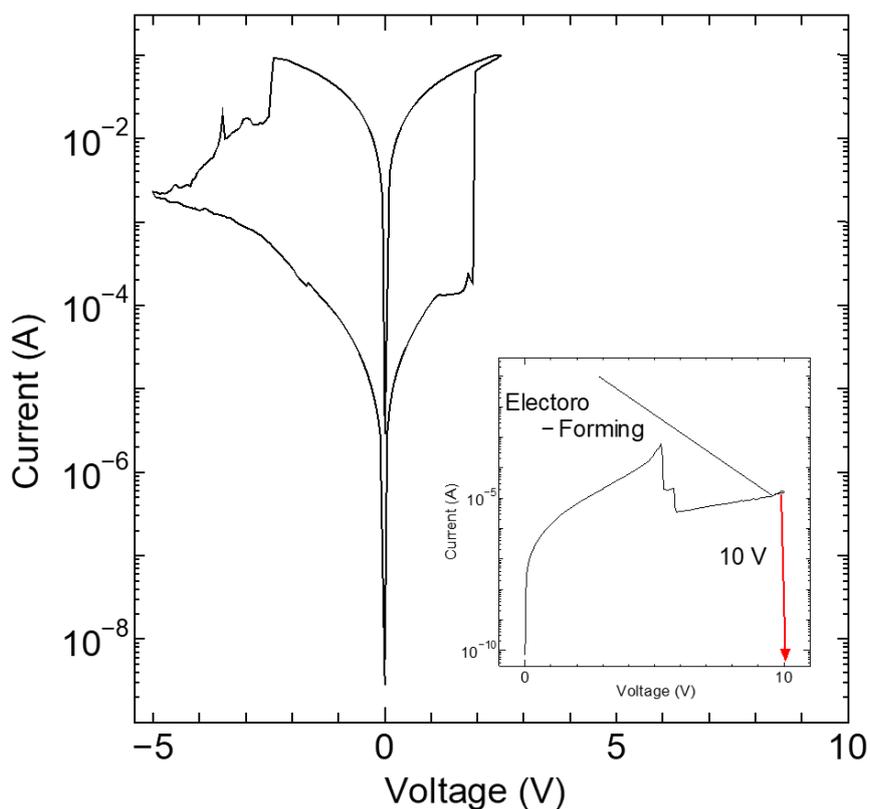


図 5-3 Pt 電極 ReRAM の I - V 特性

これより、Pt 電極を使用した場合、10V 程度でフォーミング動作が起きた。2 サイクル目以降に関しては、2V 程度で+2V,-3.5V 程度で 10^2 程度の ON/OFF 比を取ることが出来た。さらにその後のサイクルの様子を図 5-4 に示す。

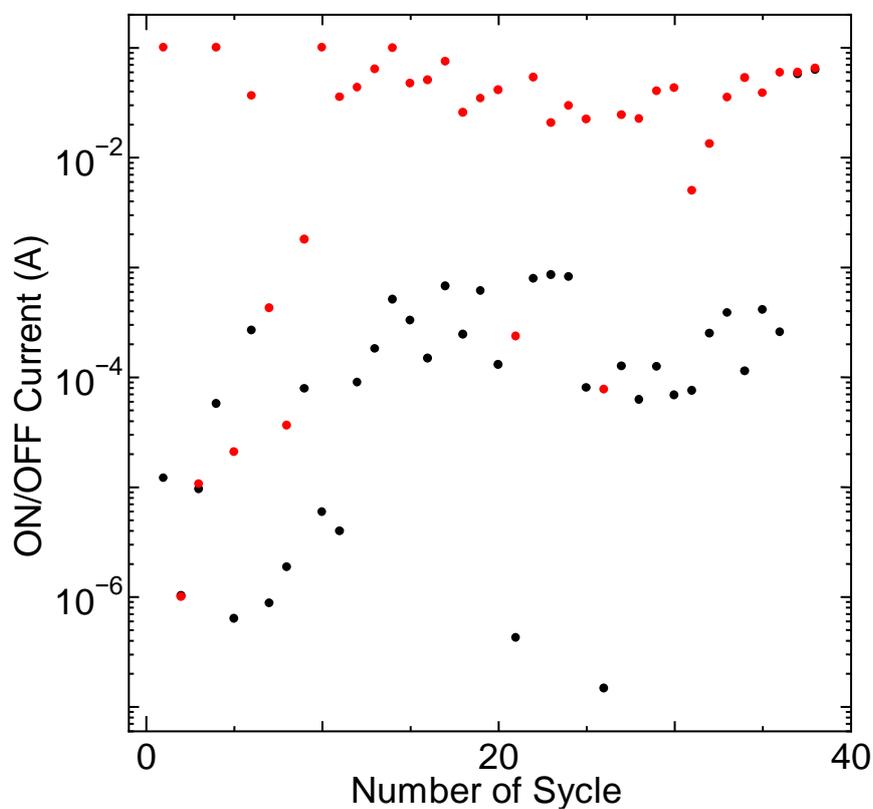


図 5-4 Pt 電極 ReRAM におけるサイクル毎の電流値

これより、フィラメントが完全に切れず導通してしまい ON/OFF 比を取ることが出来なくなったのは 38 サイクル目であった。ON/OFF は 10^2 程度であった。しかし ON 時 10^{-2} (A) と OFF 時の 10^{-4} (A)で安定して ReRAM 動作が確認できるまで約 10 サイクルほど要することが分かった。また、Mo 電極 ReRAM デバイスと比較すると、Pt 電極の場合 ON/OFF 比が 10^2 程度ではあるが、 10^{-6} ~ 10^{-4} A で低い値となることがあり不安定であった。

5.5 考察

図 5-5 に Mo 電極と Pt 電極の I - V 特性を重ねた結果を示す. Mo 電極の場合でも ON/OFF 比, 動作時の電圧を比較すると Pt 電極の性能と同等の特性を得ることができた.

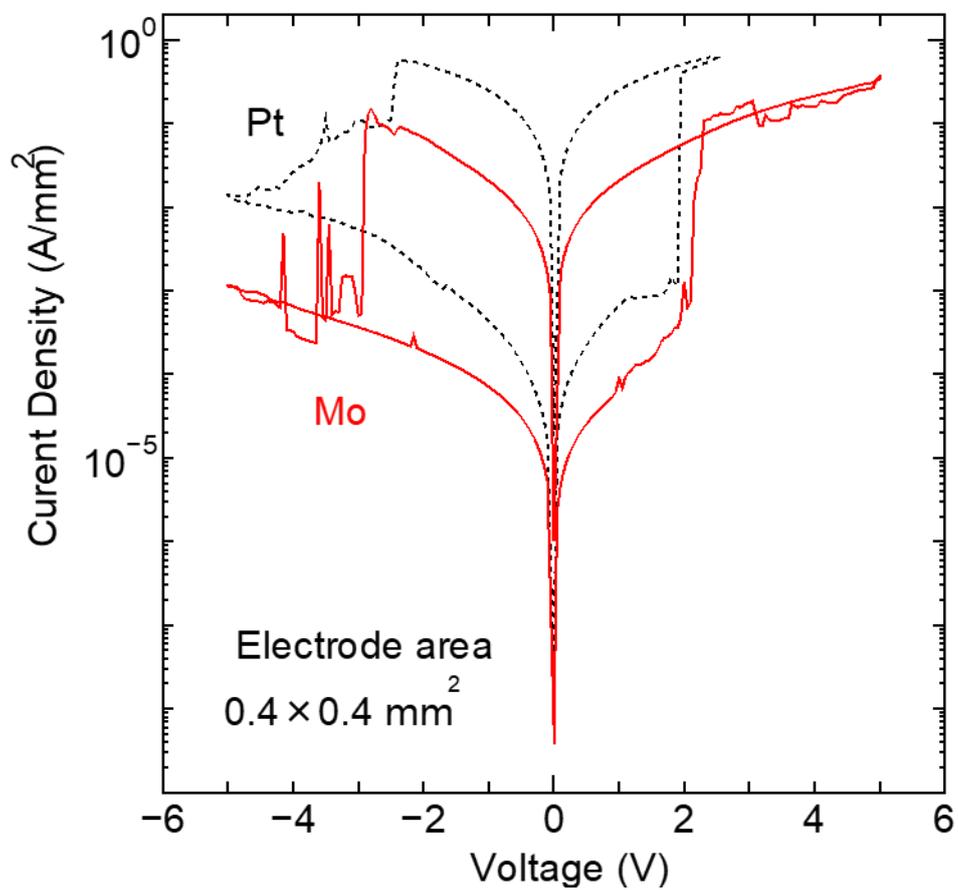


図 5-5 Mo 電極と Pt 電極の I - V 特性の比較

また, 電流値を見ると Pt 電極の方が Mo 電極よりも高い値となっている. Mo

は酸化しやすい材料のため、 SiO_x/Mo 界面で酸素のやりとりが発生し MoO が生成されている可能性がある。

さらにリセット時の挙動を見てみると、Pt 電極はなだらかな変化に対し、Mo 電極は急峻な変化が起きていることが分かる。これは仕事関数の違いにより生じているものだと考察する。Mo は仕事関数 4.6eV であり、Pt は 5.6eV であり、ショットキー障壁の高さは Mo の方が低くなる。この障壁の高さが電子の移動のしやすさに繋がり、電流が急峻に変化したと考える。

第6章 結論

6.1 結論

本研究では、Cu および Mo を電極として使用し抵抗変化層には ZrO_x を用いて ReRAM を作製した。特に電極/抵抗変化層界面に SiO_x を挿入することによる影響を研究し、Pt 電極の ReRAM に匹敵する ReRAM の作成ができた。今後の展望として、抵抗変化層を TiO_2 で作製した ReRAM の評価をするのが望ましい。また、実験結果について以下にまとめる。

6.1.1 構造の最適化

Mo/ ZrO_x /Cu 構造を基本とし、各種 SiO_x を挟んで電気特性を確認した。その結果、Mo/ SiO_x / ZrO_x / SiO_x /Cu 構造が ReRAM 構造に適していることが分かった。上部電極側に SiO_x 層を設けることで Cu イオンの注入が抑制され、抵抗変化が安定することが分かった。

6.1.2 SiO_x 層の膜厚依存における電気特性評価

Mo/ SiO_x / ZrO_x / SiO_x /Cu 構造において、下部電極/抵抗変化層界面の SiO_x 層、上部電極/抵抗変化層界面の SiO_x 層の膜厚を増加させて電気特性を評価した。下部電極/抵抗変化層界面の SiO_x 層を厚くしても ReRAM の挙動を示さず、抵抗

が増加したのみであった。上部電極/抵抗変化層界面の SiO_x 層の膜厚を増加すると、フォーミングの現象のみ確認することができた。これは、 SiO_x を成膜した際に ZrO_x から酸素を奪い酸素空孔を増加させたためである。

6.1.3 電極依存性

SiO_x 層と抵抗変化層はそのままに、電極を変化させた際の調査を行った。この結果、Mo 電極 ReRAM デバイスの場合 24 回動作を確認することが出来た。Pt 電極 ReRAM デバイスの場合、37 回動作を確認することが出来た。しかしながら、動作が安定するまで 10 回程度サイクルをかけなければならなかった。

参考文献

- [1] 二宮健生,酸化物の材料設計と信頼性モデリングに基づく抗変化型メモリーの量産化,名古屋大学,2016,博士論文
- [2] 國尾武光, and 波田博光. "強誘電体メモリーの基礎特性と今後の展開." 応用物理 70.1 (2001): 74-78.
- [3] 恵下隆, "FeRAM(1999～現在)", セラミックスアーカイブズ 41 No12(2006):1049-1051
- [4] 福田昭, "MRAM のメモリーセルと書き込みの原理", EE Times Japan(2018)
- [5] 猪俣浩一郎, and 手束展規. "MRAM の最新動向と展望." 応用物理 71.11 (2002): 1347-1351
- [6] 中山和也, and 福島早奈恵. "相変化型不揮発性メモリーの現状と可能性." 応用物理 71.12 (2002): 1513-1517.

[7] T. W. Hickmott, “Low-frequency negative resistance in thin anodic oxide films”, J. Appl. Phys., vol. 33, 2669, 1962.

[8] Y. Watanabe, J. G. Bednorz, A. Bietsch, Ch. Gerber, D. Widmer, A. Beck, and S. J. Wind, “Current-driven insulator-conductor transition and nonvolatile memory in chromium-doped SrTiO₃ single crystals”, Appl. Phys. Lett., vol. 78, pp. 3738–3740, Jun. 4, 2001.

[9] H.-S. Philip Wong, Heng-Yuan Lee, Shimeng Yu, Yu-Sheng Chen, Yi Wu, Pang-Shiu Chen, Byoungil Lee, Frederick T. Chen, Ming-Jinn Tsai, “The authors discuss metal–insulator–metal structures that can be adopted to integrate 3-D nonvolatile memory chips and neuromorphic computing”, IEEE., Vol.100, No 6, pp. 1951-1970, 2012

[10] 藤崎芳久,不揮発性半導体メモリー技術の現状,応用物理,2008,77 卷,9号,p.1060-1071

[11] M. Janousch, G. I. Meijer, U. Staub, B. Delley, S. F. Karg, and B. P.

Andreasson, "Role of oxygen vacancies in Cr-doped SrTiO₃ for resistance-change memory", *Adv. Mater.*, vol. 19, 2232–2235, Sep. 2007.

[12] G. S. Park, X. S. Li, D. C. Kim, R. J. Jung, M. J. Lee, and S. Seo, "Observation of electric-field induced Ni filament channels in polycrystalline NiO_x film," *Appl. Phys. Lett.*, vol. 91, 222103, Nov. 2007.

[13] U. Russo, D. Ielmini, C. Cagli, A. L. Lacaita, S. Spiga, C. Wiemer, M. Perego, and M. Fanciulli, "Conductive-filament switching analysis and self-accelerated thermal dissolution model for reset in NiO-based RRAM", in *Proc. IEEE Int. Electron Devices Meeting, 2007*, pp. 775–778.

[14] B. Gao, S. Yu, N. Xu, L. F. Liu, B. Sun, X. Y. Liu, R. Q. Han, J. F. Kang, B. Yu, and Y. Y. Wang, "Oxide-based RRAM switching mechanism: A new ion-transport-recombination model", in *Tech. Dig. IEEE Int. Electron Devices Meeting, 2008*, pp. 563–566.

[15] C. Yoshida, K. Kinoshita, T. Yamasaki, and Y. Sugiyama, "Direct observation

of oxygen movement during resistance switching in NiO/Pt film”, Appl. Phys. Lett., vol. 93, 042106, Jul. 2008.

[16] M. K. Yang, J. W. Park, T. K. Ko, and J. K. Lee, “Bipolar resistive switching behavior in Ti/MnO₂/Pt structure for nonvolatile memory devices”, Appl. Phys. Lett., vol. 95, 042105, Jul. 2009.

[17] H. Y. Jeong, J. Y. Lee, and S. Y. Choi, “Direct observation of microscopic change induced by oxygen vacancy drift in amorphous TiO₂ thin films”, Appl. Phys. Lett., vol. 97, 042109, Jul. 2010.

[18] J. R. Jameson, Y. Fukuzumi, Z. Wang, P. Griffin, K. Tsunoda, G. I. Meijer, and Y. Nishi, “Field-programmable rectification in rutile TiO₂ crystals”, Appl. Phys. Lett., vol. 91, pp. 112101–112101-3, 2007.

[19] S. Yu and H.-S. P. Wong, “A phenomenological model for the reset mechanism of metal oxide RRAM”, IEEE Electron Device Lett., vol. 31, no. 12, pp. 1455–1457, 2010.

[20] M. Konagai, Y. Hosoi, K. Ishihara, S. Ohnishi, and N. Awaya, "TiO₂ anatase nanolayer on TiN thin film exhibiting high-speed bipolar resistive switching", *Appl. Phys. Lett.*, vol. 89, 223509, Nov. 2006.

[21] D. Acharyya, A. Hazra, P. Bhattacharyya, "A journey towards reliability improvement of TiO₂ based Resistive Random Access Memory: A review", *Microelectron Reliab.*, 54(2014), 541-560

[22] Yang JJ, Miao F, Pickett MD, Ohlberg DAA, Stewart DR, Lau CN, et al. "The mechanism of electroforming of metal oxide memristive switches". *Nanotechnology*, 2009, 20, 215201.

[23] Tsuruoka T, Terabe K, Hasegawa T, Aono M. "Forming and switching mechanisms of a cation-migration-based oxide resistive memory", *Nanotechnology*, 2010, 21, 425205.

[24] Yang JJ, Borghetti J, Murphy D, Stewart DR, Williams RS. "A family of

electronically reconfigurable nanodevices”. *Adv Mater*, 2009, 21, 3754.

[25] 浪花大暉, ZrO_x/SiO_xスタック型 ReRAM の動作機構解明に向けた電極海面挙動の理解,第 12 回八王子コンソーシアム, Q126(2020)

[26] Qian Gang Xu, Li Wei Guo, Li Zhang, Hong Liu, “Wettability of zirconium-coated alumina by molten aluminum”, *Surf. Coat. Technol.*, vol 302(2016), PP.150-157

[27] Dohee Lee, Andrey S. Sokolov, Boncheol Ku, Yu-Rim Jeon, Du Ho Kim, Hyeon Tae Kim, Gun Hwan Kim, Changhwan Choi, “Improved switching and synapse characteristics using PEALD SiO₂ thin film in Cu/SiO₂/ZrO₂/Pt device”, *Appl. Surf. Sci.*, 547(2021), 149140

[28] J.H. Ju, S.K. Jang, H. Son, J.-H. Park, S. Lee, High performance bi-layer atomic switching devices, *Nanoscale* 9 (24) (2017) 8373–8379.

[29] L. Nuccio, Diffusion of small molecules in amorphous SiO₂: effects on the

properties of the material and on its point defects, PhD Thesis (2009).

[30] J. Pelleg, Diffusion in ceramics, Springer, 2016.

謝辞

本論文を完成するにあたり多大なご指導をいただいた主査であります本学大学院電気・電子工学専攻 相川 慎也准教授，副査であります本学大学院電気・電子工学専攻 鷹野一朗教授，本学大学院電気・電子工学専攻 赤城文子教授に深く感謝いたします。そして，見学からディスカッションに渡り貴重な経験をさせていただいた国立研究開発法人物産・材料研究機構 塚越一仁様に深く感謝いたします。また，多方面にわたりご協力，ご助言をいただいた高機能デバイス研究室の皆様感謝いたします。

COVID-19に見舞われた2年間であり，罹患も経験しました。しかしながら振り返ると非常に充実した学生生活でした。同期や後輩に皆と，日々励まし合い練習する仲間としてこの研究生活を送れたことは本当に人生の宝です。

最後になりますが，経済的に困難であったにも関わらず，母は自分の思いを汲み取って大学院への進学を許可していただきました。そのおかげで何不自由なく研究に没頭することができました，心より感謝申し上げます。