

# 樹枝状単調減少論理回路を実現するCMOS回路 に対する最小分離度配置問題

正員 真鍋 義文<sup>†</sup>      正員 萩原 兼一<sup>††</sup>      正員 都倉 信樹<sup>††</sup>

## Minimum Separation Layout for CMOS Circuits Realizing Tree-Shape Monotone Decreasing Logic Circuit

Yoshifumi MANABE<sup>†</sup>, Ken'ichi HAGIHARA<sup>††</sup> and Nobuki TOKURA<sup>††</sup>,  
Members

あらまし CMOS回路では、p-MOS回路とn-MOS回路で同じゲート入力を持つトランジスタが上下に並ぶように回路を配置するという方法がよくとられる。この場合、隣接した拡散領域が同電位ならば、それらを併合して回路面積を小さくすることが可能である。従って、この併合が不可能な箇所の数(分離度)が最小な回路配置を効率良く求める問題が重要である。現在までに、樹枝状単調減少論理回路で、各論理素子のファンイン数がすべて奇数のとき最小分離度が0であることが知られているが、任意の回路が与えられたとき、最小分離度を求める問題の時間計算量は知られていない。本論文では、樹枝状単調減少論理回路 $C$ と非負整数 $k$ が与えられたときに、 $C$ の配置で分離度が $k$ 以下のものが存在するかどうかを判定し、存在するときは最小分離度とその値を達成する配置とを求める問題、および $C$ の各論理素子のファンインが $k$ 以下のときに最小分離度とその値を達成する配置とを求める問題が、 $k$ あるいは $k$ を定数とするといずれも論理変数と論理素子の数の和の線形時間で解けることを示す。

### 1. ま え が き

CMOS集積回路は、消費電力が少ないという利点から、近年よく使われている。樹枝状単調減少論理回路のクラスは比較的簡単にCMOS回路を求められる。その方法では、一般に複数個のCMOS回路が求められるが、これらの回路では同一のゲート入力を持つトランジスタがp-MOS回路とn-MOS回路の両方に存在するので、それらのトランジスタが上下に並ぶようにp-MOS、n-MOSトランジスタをそれぞれ1行に並べる配置方法がある。この配置の横幅を小さくする方法として、同一電位の隣接したトランジスタの拡散領域を併合するという方法がある。この併合ができない箇所の数を与える値として、分離度(separation)がある。分離度を最小にする配置を持つCMOS回路およびその配置を効率良く求める問題が、回路面積を小さくするために重要であるが、この問題の時間計算量は一

部の樹枝状単調減少論理回路のクラスを除いてはまだ知られていない。

本論文では、樹枝状単調減少論理回路の接続グラフ表現と非負整数 $k$ が与えられたときに、分離度が $k$ 以下かどうかを求め、かつ $k$ 以下のときは最小分離度とその値を達成する配置を求める問題および、各論理素子のファンインが $k$ 以下であるときに最小分離度とその値を達成する配置とを求める問題が、 $k$ あるいは $k$ を定数とするといずれも論理変数と論理素子数の和に対して、線形時間で解けることを示す。

### 2 樹枝状単調減少論理回路を実現する CMOS回路

[定義1]<sup>(1)</sup>  $N$ はある論理回路とすると、その接続グラフ(connection graph) $C(N)$ は、 $N$ の各外部入力と論理素子に1対1に対応する頂点を持ち(各頂点は入力変数名あるいは論理素子名でラベルづけされている)、頂点 $v$ に対応する外部入力、あるいは論理素子の出力が頂点 $u$ に対応する論理素子の一つの入力として接続されているとき、かつそのときのみ、 $v$ から出て $u$ へ入る有向辺をもつグラフと定義する。 $C(N)$ は出次数(出ていく有向辺の数)が0の頂点を1つだ

<sup>†</sup> NTT武蔵野電気通信研究所, 武蔵野市  
NTT Musashino Electrical Communication Laboratories,  
Musashino-shi, 180 Japan  
<sup>††</sup> 大阪大学基礎工学部情報工学科, 豊中市  
Faculty of Engineering Science, Osaka University,  
Toyonaka-shi, 560 Japan

け持ち、この論理素子の出力が  $N$  の出力である。この頂点を根と呼ぶ。さらに、 $C(N)$  の有向辺の向きをすべて逆向きにしたグラフがある有向木<sup>(2)</sup>であるとき、 $N$  が樹枝状であるという。 I

[定義2] 樹枝状単調減少論理回路 (Tree-shape Monotone Decreasing logic Circuit, 以下 TMDC と記す) は、以下の条件を満たす論理回路  $N$  である。接続グラフ  $C(N)$  において (1) 根、葉 (外部入力に対応する頂点) 以外の頂点のラベルは AND か OR, (2) 根のラベルが NAND か NOR, (3) ラベルが AND (又は OR) である頂点から出る辺はラベルが OR か NOR (又は AND か NAND) である頂点に入る, (4) 樹枝状である。 I

TMDC の接続グラフは非順序木である (1 つの頂点に入る有向辺を持つ複数の頂点間に順序関係がない)。

以下では、TMDC の CMOS 回路による実現法を示す。一例として、論理関数  $AB+CD+E$  を考える。こ

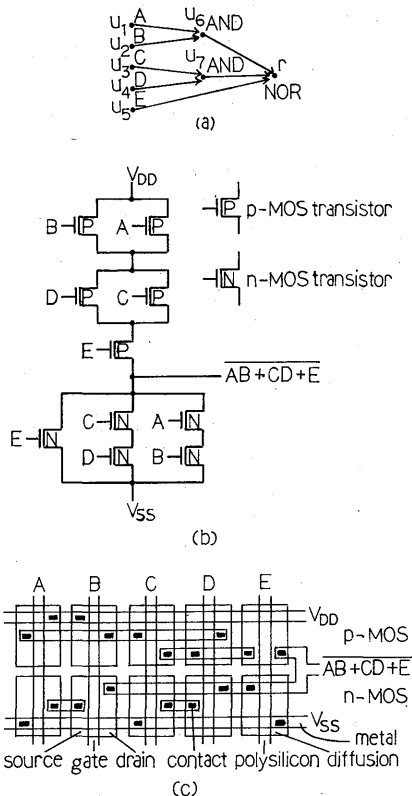


図1  $AB+CD+E$  の (a) の接続グラフ, (b) ある CMOS 回路, (c) その CMOS 回路のある配置

Fig.1 (a) Connection graph, (b) a CMOS circuit of  $AB+CD+E$ , (c) one of its layouts.

の関数は図 1 (a) に示すように、TMDC で実現できる。それを、CMOS 回路で実現した例を図 1 (b) に示す。図 1 (b) の回路中の、p-MOS (n-MOS) トランジスタはゲート電圧が高電位るとき OFF (ON), 低電位るとき ON (OFF) となる。

#### [ CMOS 回路のグラフ・モデル ]

分離度をグラフ理論的に定義するために、グラフ・モデル (graph model) を定義する。グラフ・モデルは CMOS 回路と 1 対 1 に対応し、TMDC に対してはグラフ・モデルが一般に複数個存在する。

[定義3] <sup>(4)</sup> グラフ・モデル  $M$  を、6 字組  $(G_p, G_n, p^+, p^-, n^+, n^-)$  で表わす。ここで、 $G_p = (V_p, E_p)$ ,  $G_n = (V_n, E_n)$  は辺にラベルがついた無向グラフ<sup>(2)</sup>であり、各ラベル  $l$  に対し、 $l$  を持つ辺が  $G_p$  と  $G_n$  に同数個ずつ存在する。 $G_p(G_n)$  を  $M$  の  $p$ -グラフ ( $n$ -グラフ) と呼び、 $G_p(M)$  ( $G_n(M)$ ) と書く。また、 $p^+, p^- \in V_p$  ( $n^+, n^- \in V_n$ ) であり、それぞれ  $M$  の  $p$ -グラフ ( $n$ -グラフ) の高電位点、低電位点と呼び、 $p^+(M)$ ,  $p^-(M)$  ( $n^+(M)$ ,  $n^-(M)$ ) と書く。 I

グラフ・モデルの  $p$ -グラフ ( $n$ -グラフ) の辺は p-MOS (n-MOS) トランジスタを、頂点は電位を表わしている。

次に、回路関数  $g: V(N) \rightarrow S$  を考える。 $V(N)$  は TMDC の接続グラフの頂点の集合、 $S$  はグラフ・モデルの集合であり、 $g$  は接続グラフの頂点  $v$  から、 $v$  を根とする部分グラフに対応する CMOS 回路を表わすグラフ・モデルの集合への写像であり、以下のように定義する。

•  $v$  が入力変数  $A$  に対する頂点のとき

$g(v) = \{ (G_p, G_n, p^+, p^-, n^+, n^-) \}$ , ただし、 $G_p = (\{p^+, p^-\}, \{e_1\})$ ,  $e_1 = (p^+, p^-)$ ,  $G_n = (\{n^+, n^-\}, \{e_1\})$ ,  $e_1 = (n^+, n^-)$ ,  $\text{lab}(e_1) = A$  ( $\text{lab}(e)$  は  $e$  のラベルを表わす)。

すなわち図 2 (a) に示すグラフ・モデル一つのみからなる集合を与える (グラフ・モデルを図示するとき、 $p$ -グラフと  $n$ -グラフの同じラベルを持つ辺は交差させて書くことにする)。

•  $v$  が論理素子  $L_e$  に対する頂点のとき

接続グラフにおいて、 $v$  に隣接している ( $v$  へ入る有向辺が出ている) 頂点を  $v_1, v_2, \dots, v_m$  とする。

1)  $L_e$  が AND あるいは NAND のとき

$g(v) = \{ \text{and}(M_{\pi(1)}, M_{\pi(2)}, \dots, M_{\pi(m)}) \mid (\pi(1), \pi(2), \dots, \pi(m)) \in \Pi(m), M_i \in g(v_i) (1 \leq i \leq m) \}$  ただし  $\Pi(m)$  は  $(1, 2, \dots, m)$  の置換の集合であり、 $\text{and}(M_1, M_2, \dots,$

$M_m = (G_p, G_n, p^+, p^-, n^+, n^-)$  とすると,  $G_p$  は  $\bigcup_{i=1}^m G_{p_i}$  ( $M_i$ )<sup>†</sup> の頂点  $p^+(M_i)$ , ( $1 \leq i \leq m$ ) を一致させて<sup>††</sup> この頂点を  $p^+$  とし, 頂点  $p^-(M_i)$ , ( $1 \leq i \leq m$ ) を一致させてこの頂点を  $p^-$  としてできるグラフであり,  $G_n$  は  $\bigcup_{i=1}^m G_{n_i}(M_i)$  の各頂点对  $n^-(M_i)$  と  $n^+(M_{i+1})$  ( $1 \leq i \leq m-1$ ) をそれぞれ一致させ,  $n^+ = n^+(M_1)$ ,  $n^- = n^-(M_m)$  としてできるグラフである. すなわち  $p$ -グラフを並列に接続し,  $n$ -グラフを直列に接続する. 図 1 (a) の接続グラフの頂点  $u_6$  に対するグラフ・モデルのうちの一つは,  $g(u_1)$  と  $g(u_2)$  に属するグラフ・モデルから上記の方法で図 2 (b) のように求められる.

2)  $L_e$  が OR あるいは NOR のとき

$g(v) = \{ \text{or}(M_{\pi(1)}, M_{\pi(2)}, \dots, M_{\pi(m)}) | (\pi(1), \pi(2), \dots, \pi(m)) \in \Pi(m), M_i \in g(v_i) (1 \leq i \leq m) \}$ , ただし,  $\text{or}(M_1, M_2, \dots, M_m)$  は  $\text{and}(M_1, M_2, \dots, M_m)$  の  $G_p$  と  $G_n$  の求め方を逆にした, すなわち  $p$ -グラフを直列に接続し,  $n$ -グラフを並列に接続したグラフである. 図 1 (a)

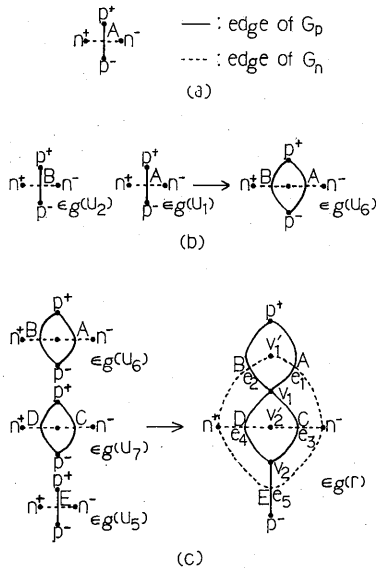


図 2 (a)  $g(u_1)$ , (b)  $g(u_6)$ , (c)  $g(r)$  のグラフ・モデルの 1 つ

Fig. 2 A graph model in (a)  $g(u_1)$ , (b)  $g(u_6)$ , (c)  $g(r)$ .

†  $G_i = (V_i, E_i)$  ( $i = 1, 2$ ) に対して  $G_1 \cup G_2 = (V_1 \cup V_2, E_1 \cup E_2)$  である.

†† 無向グラフ  $G$  において 2 頂点  $v_1, v_2$  を一致させるとは, 新たな頂点  $v$  を作り,  $v_1$  あるいは  $v_2$  に隣接している頂点と  $v$  との間に辺を加え,  $v_1, v_2$  を除去することである.

の根  $r$  に対するグラフ・モデルのうちの一つは,  $g(u_6)$ ,  $g(u_7)$ ,  $g(u_5)$  に属するグラフ・モデルから上記の方法で図 2 (c) のように求められる.

写像  $g$  の定義より,  $G_p$  と  $G_n$  は双対なグラフである. 接続グラフの根を  $r$  とするとき, CMOS 回路は以下のようにして求められる.  $g(r)$  に属する任意のグラフ・モデル  $M = (G_p, G_n, p^+, p^-, n^+, n^-)$  に対して,  $G_p$  ( $G_n$ ) の各辺  $e = (v_1, v_2)$  ( $e = (v'_1, v'_2)$ ) を  $\text{lab}(e)$  をゲートへの入力とし, ソースが  $v_1(v'_1)$ , ドレインが  $v_2(v'_2)$  と接続する  $p$ -MOS ( $n$ -MOS) トランジスタでおきかえ,  $p^+$  を  $V_{DD}$  (電源電圧) につなぎ,  $p^-$  と  $n^+$  を一致させて出力をひき出し,  $n^-$  を  $V_{SS}$  (接地) につなぐ. 図 2 (c) に求められた, 根に対するグラフ・モデルから CMOS 回路を求めると図 1 (b) の回路が求められる.  $g(r)$  は一般にグラフ・モデルの集合となるので, このようにすると, CMOS 回路の集合が求められるが, この集合に属するどの CMOS 回路ももとの TMD C を実現している.

CMOS 回路では, ゲート入力が同じトランジスタが,  $p$ -MOS 回路と  $n$ -MOS 回路の両方にあるので, 図 1 (c) に示すように,  $p$ -MOS トランジスタと  $n$ -MOS トランジスタをそれぞれ一例に並べ, ゲート入力が同一のトランジスタが上下に並ぶように回路を配置するという方法がある. この回路面積を小さくする方法として, 高さを小さくすることと, 横幅を小さくすることが考えられるが, 本論文では後者について考察する.

回路の横幅を小さくする方法として, 隣接する拡散領域がメタルでつながれている場合に, それらが同電位なので, メタルによる接続を用いなくて拡散領域を併合することを考える<sup>(4)</sup>. 図 1 (c) の回路にこの方法を適用した例を図 3 に示す. 図 3 の  $B-C$  間,  $D-E$  間においては,  $p$ -MOS 回路もしくは  $n$ -MOS 回路の隣接した拡散領域の電位が等しくないので間隔をせねばめることは不可能である. このような箇所を分離と呼び, 図 3 の配置の分離度 (separation) は 2 であるという. ここで, ゲートの順序や, ソースとドレインの電位を入れかえると, 分離度の値は変化する. また,  $g(r)$  に属する他のグラフ・モデルから得られる CMOS 回路からも異なる分離度の配置が得られる.

[定義 4] グラフ・モデル  $M$  に対する最小分離度  $\text{sep}(M)$  を,  $M$  から得られる CMOS 回路のゲートの順序やソースとドレインの電位を入れかえたすべての配置に対する分離度の最小値で定義する. また, TMD C  $N$  に対する最小分離度  $\text{ms}(N)$  を,  $N$  に対する接続グ

ラフ  $C(N)$  の根を  $r$  としたとき、次のように定義する。

$$ms(N) = \min_{M \in \mathcal{G}(r)} \text{sep}(M)$$

配置の分離度が CMOS 回路の横幅を決定するので、分離度が最小の配置を得ることが重要である。本論文では、TMDC  $N$  の接続グラフが与えられたとき、 $ms(N)$  および、その値を達成する配置を求める問題（最小分離度問題と呼ぶ）について考察する。

### 3. 既知の結果

[定義5] <sup>(4)</sup> グラフ・モデル  $M$  上の対小径とは、 $p$ -グラフと  $n$ -グラフの頂点の順序対と辺との交互な系列  $\langle v_0, v'_0 \rangle, \langle e_1, v'_1 \rangle, \langle e_2, v'_2 \rangle, \dots, \langle e_m, v'_m \rangle$  ( $m \geq 1$ ) で、 $e_i = (v_{i-1}, v_i) \in E_p$ ,  $e'_i = (v'_{i-1}, v'_i) \in E_n$  ( $1 \leq i \leq m$ ) を満たし、各辺  $e_i$  がすべて相異なるものをいう。  $\langle v_0, v'_0 \rangle, \langle v_m, v'_m \rangle$  をこの対小径の端点と呼ぶ。グラフ・モデル  $M$  上の対小径の集合  $T = \{t_1, t_2, \dots, t_n\}$  が  $M$  の対小径分割であるとは、すべての辺が  $T$  のただ一つの対小径に現われることである。  $|T|$  をこの対小径分割の大きさといい、 $M$  は  $|T|$  対小径分割可能という。2つの対小径  $t = \langle v_0, v'_0 \rangle, \langle e_1, v'_1 \rangle, \langle e_2, v'_2 \rangle, \dots, \langle e_m, v'_m \rangle$ ,  $t' = \langle v_m, v'_m \rangle, \langle e_{m+1}, v'_{m+1} \rangle, \langle e_{m+2}, v'_{m+2} \rangle, \dots, \langle e_n, v'_n \rangle$  において、 $t$  と  $t'$  の辺がすべて相異なるとき、対小径  $\langle v_0, v'_0 \rangle, \langle e_1, v'_1 \rangle, \langle e_2, v'_2 \rangle, \dots, \langle e_m, v'_m \rangle, \langle e_{m+1}, v'_{m+1} \rangle, \langle e_{m+2}, v'_{m+2} \rangle, \dots, \langle e_n, v'_n \rangle$  を得ることを  $t$  と  $t'$  とを接続するという。

[命題1] <sup>(4)</sup> グラフ・モデル  $M$  に対して、 $\text{sep}(M) = k$  であるための必要十分条件は、 $M$  が  $k+1$  対小径分割可能かつ  $k$  対小径分割不可能であることである。

グラフ・モデルが  $k+1$  対小径分割可能であるとき、

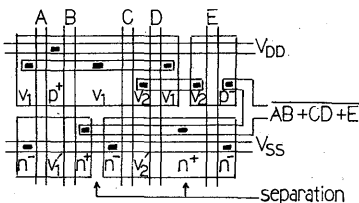


図3 拡散領域の併合  
Fig.3 Merging diffusion areas.

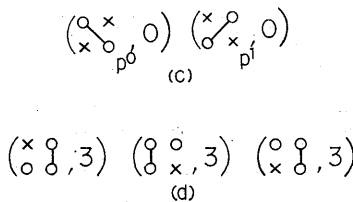


図4 分割パターンの例  
Fig.4 Examples of partition pattern.

分離度  $k$  の配置を求める方法は以下の通りである。大きさが  $k+1$  の対小径分割の一つの対小径  $\langle v_0, v'_0 \rangle, \langle e_1, v'_1 \rangle, \langle e_2, v'_2 \rangle, \dots, \langle e_m, v'_m \rangle$  に対し、トランジスタを、ゲート入力  $\text{lab}(e_1), \text{lab}(e_2), \dots, \text{lab}(e_m)$  となるように並べると、ゲート入力  $\text{lab}(e_i)$  であるトランジスタのソース、ドレインの電位はそれぞれ  $v_{i-1}, v_i$  ( $p$ -MOS 回路)、 $v'_{i-1}, v'_i$  ( $n$ -MOS 回路) となり、隣接する2つの拡散領域の電位が等しくなり、それらを併合できる。すなわち各対小径に対しては0分離で配置できる。このようにして、分離度  $k$  の配置を求めることができる。

[命題2] <sup>(4)</sup> TMDCの接続グラフの葉以外の頂点の入次数（頂点に入る有向辺の数）がすべて奇数ならばそのTMDCの最小分離度は0である。

他に、TMDCが与えられたときに、分離度の小さい配置を求める近似アルゴリズムも知られている<sup>(4)</sup>。しかし、任意のTMDCに対して、最小分離度を求める問題の時間計算量はまだ知られていない。

### 4. 最小分離度判定問題

本章では、TMDC  $N$  および非負整数  $k$  が与えられたとき、 $ms(N) \leq k$  かどうかの判定問題について考察する。

$ms(N) \leq k$  かどうかを判定するために、グラフ・モデルの  $k+1$  対小径分割可能かどうかの判定問題を利用する。あるグラフ・モデル  $M$  がいくつかのグラフ・モデル  $M_1, M_2, \dots, M_m$  の and 又は or によって求められ

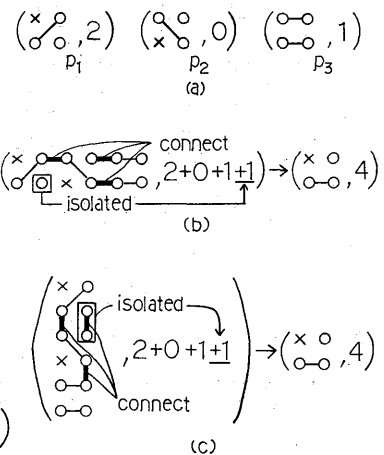


図5 分割パターンの接続  
Fig.5 Connection of partition patterns.

たものであるとき、 $M$ の対小径分割を、 $M_1, M_2, \dots, M_m$ の対小径分割から求めることを考える。MDTCNの接続グラフ $C(N)$ において、相異なる2頂点 $v, v'$ が同一の頂点 $u$ に隣接しているとき、あるグラフ・モデル $M \in g(v)$ の対小径分割の対小径のうちで、あるグラフ・モデル $M' \in g(v')$ の対小径分割の対小径と接続することができるのは $\langle p^+, n^+ \rangle, \langle p^+, n^- \rangle, \langle p^-, n^+ \rangle, \langle p^-, n^- \rangle$ のいずれかを端点とするものに限る。なぜならば、 $M$ の頂点のうちで、 $M'$ の頂点と一致させ得るのは $p^+, p^-, n^+, n^-$ のみだからである。また、 $M$ の対小径分割において、 $\langle p^+, n^+ \rangle$ を端点とする対小径は高々一つしか存在しない。なぜならば、葉頂点のグラフ・モデルでは $G_p$ で $p^+$ に接合し、 $G_n$ で $n^+$ に接合する辺(この辺を $p^+ - n^+$ 接合辺と呼ぶ)は一つしか存在せず、また $\text{and}(M_1, M_2, \dots, M_m)$ 又は $\text{or}(M_1, M_2, \dots, M_m)$ によって得られるグラフ・モデルで、 $p^+ - n^+$ 接合辺は $M_1$ の $p^+ - n^+$ 接合辺のみだからである。 $\langle p^+, n^+ \rangle$ 等についても同様である。

#### [分割パターンの定義]

上記のことより、あるグラフ・モデル $M$ の対小径分割を、 $\langle p^+, n^+ \rangle, \langle p^+, n^- \rangle, \langle p^-, n^+ \rangle, \langle p^-, n^- \rangle$ を端点とする対小径が存在するかどうか、および上記の4頂点对を端点としない対小径の数との対(分割パターンと呼ぶ)で特徴づけることができる。分割パターン(partition pattern) $p$ は、○か×の値をとる $2 \times 2$ 行列( $\text{ma}(p)$ と書く)と非負整数( $\text{in}(p)$ と書く)の対である(図4(a))。  $\text{ma}(p)$ の $(1,1), (1,2), (2,1), (2,2)$ 要素には $\langle p^+, n^+ \rangle, \langle p^+, n^- \rangle, \langle p^-, n^+ \rangle, \langle p^-, n^- \rangle$ を端点とする対小径が存在すれば○、存在しなければ×を記す。さらに、例えば $\langle p^+, n^+ \rangle$ を端点とする対小径の他方の端点が $\langle p^+, n^- \rangle$ であるときには $\langle p^+, n^+ \rangle$ に対応する $(1,1)$ 要素の○と $\langle p^+, n^- \rangle$ に対応する $(1,2)$ 要素の○とを棒線(—)でつなぐ。他の要素間の場合も同様である。棒線でつながれた○の対が表わす対小径を $\text{ma}(p)$ 上を通過する対小径、棒線のつながっていない○が表わす対小径を $\text{ma}(p)$ 上で終わる対小径と呼び、両者を $\text{ma}(p)$ 上の対小径と呼ぶ。また、 $\text{in}(p)$ は上記の4頂点对のいずれをも端点としない対小径の数を表わす。分割パターン $p$ に対し、 $p$ の対小径数 $t(p)$ を、

$$t(p) = \text{in}(p) + (\text{ma}(p) \text{ 上 の 対 小 径 の 数 })$$

と定義する。また、 $p$ の下限対小径数 $\text{lt}(p)$ を

$$\text{lt}(p) = \text{in}(p) + (\text{ma}(p) \text{ 上 で 終 わ る 対 小 径 の 数 }) / 2$$

と定義する。 $\text{lt}(p) * 2$ は、分割パターン $p$ において

必ず、ある対小径の端点となる頂点对の数を表わす。

図4(a)の分割パターン $p$ に対し、 $t(p)=5, \text{lt}(p)=7/2$ である。グラフ・モデルの対小径分割に対して分割パターンは一意に決まる。例えば図2(c)のグラフ・モデルの、 $\{\langle v_1, n^+ \rangle_{e_2} \langle p^+, v'_1 \rangle_{e_1} \langle v_1, n^- \rangle \langle p^-, n^+ \rangle_{e_5} \langle v_2, n^- \rangle_{e_3} \langle v_1, v'_2 \rangle_{e_4} \langle v_2, n^+ \rangle\}$ という対小径分割は図4(b)の分割パターンを持つ。前述のように、接続グラフの各頂点には一般に複数のグラフ・モデルが対応し、一つのグラフ・モデルには複数の対小径分割が存在する。従って、接続グラフの各頂点には分割パターンの集合が対応する。

#### [分割パターンの演算]

接続グラフの頂点 $u$ に隣接する頂点对に対応する対小径分割の対小径を接続することによって、 $u$ に対応する対小径分割を得ることを分割パターンの演算で表現できる。TMDCの接続グラフの頂点 $v$ から分割パターンの集合への写像 $f_G$ は以下のように定義される。

•  $v$ が葉頂点のとき

$$f_G(v) = (\text{図4(c)に示した分割パターンの集合})$$

•  $v$ が論理素子 $L_e$ に対する頂点のとき

接続グラフにおいて、 $v$ に隣接している頂点を $v_1, v_2, \dots, v_m$ とする。

1)  $L_e$ がANDあるいはNANDのとき

$$f_G(v) = \{ \text{pand}(p_{\pi(1)}, p_{\pi(2)}, \dots, p_{\pi(m)}) \mid (\pi(1), \pi(2), \dots, \pi(m)) \in \Pi(m), p_i \in f_G(v_i) (1 \leq i \leq m) \}$$

ここで、 $\text{pand}(p_1, p_2, \dots, p_m) = p$ とすると、 $\text{ma}(p)$ は以下ようになる。まず $\text{ma}(p_1), \text{ma}(p_2), \dots, \text{ma}(p_m)$ をこの順に横に並べる。 $n^-(M_i) = n^+(M_{i+1}), p^+(M_i) = p^+(M_{i+1}), p^-(M_i) = p^-(M_{i+1}) (1 \leq i \leq m-1)$ より、 $\text{ma}(p_i)$ の $(1,2)$ 要素( $(2,2)$ 要素)と $\text{ma}(p_{i+1})$ の $(1,1)$ 要素( $(2,1)$ 要素)の両方に○があれば、それらの○の表わす対小径は接続できるので棒線でつなぐ。 $\text{ma}(p)$ の○×の値は、第1列は $\text{ma}(p_1)$ の第1列と同じで、第2列は $\text{ma}(p_m)$ の第2列と同じであり、棒線は例えば、 $p$ の $\langle p^+, n^+ \rangle$ を端点とする対小径が $\langle p^+, n^- \rangle$ を端点とする対小径と、上記の操作によって接続されれば、 $(1,1)$ 要素と $(1,2)$ 要素の2つの○を棒線でつなぐ(他の要素間も同様)。また、 $\text{in}(p)$

は $\sum_{i=1}^m \text{in}(p_i)$ に、 $\text{ma}(p_1), \text{ma}(p_2), \dots, \text{ma}(p_m)$ 上の対小径のうち、上記の操作によって $\text{ma}(p)$ 上の対小径と接続されないもの(孤立した(isolated)対小径と呼ぶ)の数を加えたものである。例えば、図5(a)に示す3つの分割パターンに対して $\text{pand}(p_1, p_2, p_3)$ を行

なうと、図5(b)に示す分割パターンが得られる。

2)  $L_e$  がORあるいはNORのとき

$$f_G(v) = \{ \text{por}(p_{\pi(1)}, p_{\pi(2)}, \dots, p_{\pi(m)}) \mid (\pi(1), \pi(2), \dots, \pi(m)) \in \Pi(m), p_i \in f_G(v_i) (1 \leq i \leq m) \}$$

ここで、 $\text{por}(p_1, p_2, \dots, p_m) = p$  とすると、 $\text{ma}(p)$  の○×の値については、第1行が $\text{ma}(p_1)$ の第1行と同じで、第2行が $\text{ma}(p_m)$ の第2行と同じである。棒線および $\text{in}(p)$ については、 $\text{ma}(p_1), \text{ma}(p_2), \dots, \text{ma}(p_m)$ をこの順に縦に並べてpandの時と同様な対小径の接続をすることによって求める。例えば、図5(a)に示す3つの分割パターンに対して $\text{por}(p_1, p_2, p_3)$ を行なうと、図5(c)に示す分割パターンが得られる。

[補題1] 接続グラフのある頂点 $v$ およびある分割パターン $p$ に対して $p \in f_G(v)$ が成立するとき、 $\text{ma}(p')$ が $\text{ma}(p)$ と上下が対称で $\text{in}(p') = \text{in}(p)$ である分割パターン $p'$ および、 $\text{ma}(p'')$ が $\text{ma}(p)$ と左右が対称で $\text{in}(p'') = \text{in}(p)$ である分割パターン $p''$ に対して $p', p'' \in f_G(v)$ が成立する。

(証明) 帰納法で証明する。葉頂点 $v$ では $f_G(v)$ が図4(c)の分割パターン集合であることより成立する。また、 $v$ がAND又はNANDに対する頂点で $p = \text{pand}(p_{\pi(1)}, p_{\pi(2)}, \dots, p_{\pi(m)})$ 、 $p_i \in f_G(v_i)$ のとき、 $p'_i \in f_G(v_i)$ と仮定すると $p' = \text{pand}(p'_{\pi(1)}, p'_{\pi(2)}, \dots, p'_{\pi(m)}) \in f_G(v)$ である。 $v$ がOR又はNORに対する頂点で $p = \text{por}(p_{\pi(1)}, p_{\pi(2)}, \dots, p_{\pi(m)})$ 、 $p_i \in f_G(v_i)$ のとき、 $p'_i \in f_G(v_i)$ と仮定すると $p' = \text{por}(p'_{\pi(m)}, p'_{\pi(m-1)}, \dots, p'_{\pi(1)}) \in f_G(v)$ である。 $p'' \in f_G(v)$ も同様にして証明される。

例えば図4(a)に示す分割パターンが $f_G(v)$ に属するとき、図4(d)に示す各分割パターンも $f_G(v)$ に属する。従って、以下ではこれら4つの分割パターンを図4(a)の一つの分割パターンで代表させる。

最小分離度は、分割パターンを用いて以下のように表わされる。

[定理1] TMDC  $N$ の接続グラフの根を $r$ とする、

$$\text{ms}(N) = \min_{p \in f_G(r)} t(p) - 1$$

である。

$\text{in}(p)$ には上限がなく、接続グラフの大きさが大きくなると、各頂点に対して存在し得る分割パターンの数も増加する。しかし、最小分離度判定問題において考慮すべき分割パターンは接続グラフの大きさによらない有限個である。そのことを以下に示す。

[補題2]  $\text{ms}(N) \leq k$ かどうかの判定問題において考慮すべき分割パターンは $k$ によって決まる有限個である。

(証明)  $\text{in}(p) > k+1$ である分割パターン $p$ は、いかなる分割パターンとのpand、porをくり返して得られる分割パターン $p'$ に対しても $t(p') \geq \text{in}(p) > k+1$ である。従って、接続グラフのある頂点 $v$ に対して $p \in f_G(v)$ かつ $\text{in}(p) > k+1$ のとき、 $f_G(v)$ から $p$ を取り除いて以降の計算を行なっても、接続グラフの根 $r$ の $f_G(r)$ に属する、 $t(p) \leq k+1$ を満たす分割パターンは同一である。従って、 $\text{in}(p) \leq k+1$ である分割パターンのみを考慮すればよい。 $\text{ma}(p)$ は図6に示す有限通りしかなく、従って考慮すべき分割パターンは有限個である。

$\text{in}(p) \leq k+1$ である分割パターンを有効分割パターンと呼ぶ。接続グラフの各頂点には有効分割パターンの集合が対応するが、有限集合の部分集合の数が有限であることより、この数も有限である。

分離度が $k$ 以下かどうかを判定する問題においては、有効でない分割パターンを無視することにより、葉頂点以外の頂点に対して、関数 $f_G(v)$ の代わりに、以下の関数 $f_{\text{and}}^k, f_{\text{or}}^k$ を考える。

$$f_{\text{and}}^k, f_{\text{or}}^k : N^m \rightarrow 2^P$$

ただし、 $P$ は有効分割パターンの集合、 $m = |2^P|$ である。 $f_{\text{and}}^k(a_1, a_2, \dots, a_m)$ は $P_i \in 2^P$  (但し $1 \leq i \leq m$ )を持つ頂点が $a_i$ 個ずつAND又はNAND素子の頂点 $v$ に隣接しているとき、 $v$ の持つ有効分割パターンの集合を( $v$ が有効分割パターンを持たなければ空集合を)値とする。 $f_{\text{or}}^k$ はOR又はNORに対する同様の関数である。

$f_{\text{and}}^k, f_{\text{or}}^k$ の関数値を、 $(a_1, a_2, \dots, a_m)$ のそれぞれの値から分割パターンの集合への表の形で定義する。このとき、 $a_1, a_2, \dots, a_m$ の値の表記法として、定数 $b, c$ に対して、「 $a_i : b$ 以上の偶数(奇数)」 「 $a_i : c$ 以上」という記法を許すならば、 $f_{\text{and}}^k, f_{\text{or}}^k$ の関数値表は $k$ のみに依存する有限の大きさになり、関数

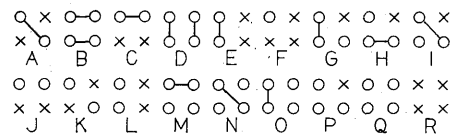


図6 分割パターンの $\text{ma}(p)$ のすべて  
Fig.6 All possible  $\text{ma}(p)$  of partition patterns.

値表を求める時間も  $k$  のみに依存する。以下にその証明を記す。

〔補題3〕  $f_{\text{and}}^k, f_{\text{or}}^k$  の関数値表は  $k$  のみに依存する有限の大きさである。 I

(証明)  $f_{\text{and}}^k$  についてのみ証明するが、 $f_{\text{or}}^k$  についても同様である。まず、分割パターン集合  $P$  に対し、 $P$  の下限対小径数  $\text{LT}(P)$  を次のように定義する。

$$\text{LT}(P) = \min_{p \in P} \text{lt}(p)$$

分割パターン  $p$  の、 $\text{ma}(p)$  上で終わる対小径の、 $\bigcirc$  で表わされている方でない端点以外の対小径分割をどのように接続してもある対小径の一方の端点となる。従って、ある分割パターン  $p$  に対し、他の対小径分割をどう接続しても、少なくとも  $\text{lt}(p)$  個は  $p$  に対小径が存在する。 $\text{LT}(P_i) > 0$  である分割パターン集合  $P_i$  に属する分割パターンを  $a_i$  個と、それ以外の分割パターン任意個とを  $\text{pand}$  したときの対小径数は少なくとも  $\text{LT}(P_i) * a_i$  となる。従って、 $a_i > (k+1)/\text{LT}(P_i)$  のとき、 $\text{pand}$  の結果、必ず  $k+2$  個以上対小径が生じ、 $f_{\text{and}}^k(a_1, a_2, \dots, a_m) = \phi$  となる。

$\text{in}(p) = 0$ ,  $\text{ma}(p) = A, B, C, D$  又は  $E$  (図6に示す分割パターンの記号) である  $p$  のみが  $\text{lt}(p) = 0$  である ( $\text{in}(p) = 0$ ,  $\text{ma}(p) = R$  はあり得ない) ので、 $\text{LT}(P_i) = 0$  となる分割パターン集合には、この5つの分割パターンのいずれかが属している。一般性を失うことなく、 $P_1$  が  $\text{LT}(P_1) = 0$  とする。

(1)  $P_1$  に上記の分割パターンのうち、 $(D, 0)$  のみが属している場合

この場合、分割パターン  $(D, 0)$  に  $\text{pand}$  でいかなる分割パターンを接続しても、 $D$  の右の2つの  $\bigcirc$  から成る対小径と左の2つの  $\bigcirc$  から成る対小径とを接続することはできない。従って、 $(D, 0)$  を  $k+1$  個以上接続すると対小径が少なくとも  $k+2$  個生じる。よって、 $a_1 > k+1 + (k+1)/\text{LT}(P_1 - \{(D, 0)\})$  のとき  $f_{\text{and}}^k(a_1, a_2, \dots, a_m) = \phi$  となる。 $P_1$  に  $(E, 0)$  のみ、あるいは  $(E, 0)$  と  $(D, 0)$  のみが属しているときも同様である。

(2)  $P_1$  に  $(A, 0), (B, 0), (C, 0)$  のうち  $(A, 0)$  のみが属している場合

このとき、分割パターン集合  $P_1 - \{(A, 0)\}$  に対しては上に述べたように、ある定数  $b$  が存在して、 $P_1 - \{(A, 0)\}$  の分割パターンを  $b+1$  個以上接続すると必ず  $k+2$  個以上対小径が生じる。従って、 $a_1 > b$  のときに有効分割パターンが得られるのは  $P_1 - \{(A, 0)\}$

から  $b$  個以下を選び、残りを  $(A, 0)$  として  $\text{pand}$  した場合に限る。このとき任意の  $j > 0$  に対して、

$$\begin{aligned} f_{\text{and}}^k(b+2j, a_2, a_3, \dots, a_m) \\ &= f_{\text{and}}^k(b+2, a_2, a_3, \dots, a_m) \\ f_{\text{and}}^k(b+1+2j, a_2, a_3, \dots, a_m) \\ &= f_{\text{and}}^k(b+1, a_2, a_3, \dots, a_m) \end{aligned}$$

が成立する<sup>†</sup>。後者の式のみ証明するが、前者の式についても同様である。

まず、ある有効な分割パターン  $p$  が  $p \in f_{\text{and}}^k(b+1, a_2, a_3, \dots, a_m)$  を満たすとする。このとき、 $(A, 0)$  すなわち図4(c)の  $p^0$  が  $p^1$  が少なくとも1つは接続されている。従って、 $p = \text{pand}(p_1, p_2, \dots, p_l, p^x, p_{l+2},$

$p_{l+3}, \dots, p_z) (z = b+1 + \sum_{i=2}^m a_i, x = 0 \text{ or } 1)$  で表わされる。このとき、 $\text{pand}(p_1, p_2, \dots, p_l, p^x, p^{1-x}, p^x, p^{1-x}, \dots, p^x, p_{l+2}, p_{l+3}, \dots, p_z)$  と、 $(A, 0)$  を  $2j+1$  個に増やしても  $p$  と同じ分割パターンが得られる。従って  $p \in f_{\text{and}}^k(b+2j+1, a_2, a_3, \dots, a_m)$  である。逆に、 $p \in f_{\text{and}}^k(b+2j+1, a_2, a_3, \dots, a_m)$  とする。このとき、分割パターン  $(A, 0)$  が少なくとも  $2j+1$  個は接続されているので、 $p = \text{pand}(p_1, p_2, \dots, p_z) (z = b+2j+1 + \sum_{i=2}^m a_i, p_{l_k} \in \{p^0, p^1\}, 1 \leq l_k \leq z (1 \leq k \leq 2j+1))$

と表わされる。このとき、 $2j$  個の  $(A, 0)$  を除いて  $\text{pand}(p_1, p_2, \dots, p_{l_1-1}, p_{l_1+1}, p_{l_1+2}, \dots, p_{l_2-1}, p_{l_2+1}, p_{l_2+2}, \dots, p_{l_3-1}, p_{l_3+1}, \dots, p_{l_{2j+1}-1}, p_{l_{2j+1}+1}, p_{l_{2j+1}+2}, \dots, p_z) (p' \text{ は } \text{ma}(p') \text{ が } \text{ma}(p) \text{ と上下対称で } \text{in}(p') = \text{in}(p) \text{ である分割パターンである})$  とすると  $p$  と同じ分割パターンが得られる。従って  $p \in f_{\text{and}}^k(b+1, a_2, a_3, \dots, a_m)$  である。ゆえに  $f_{\text{and}}^k(b+1+2j, a_2, a_3, \dots, a_m) = f_{\text{and}}^k(b+1, a_2, a_3, \dots, a_m)$  である。従って、 $f_{\text{and}}^k(a_1, a_2, \dots, a_m)$  の値が異なる  $a_1$  の値は  $0, 1, \dots, b$  および、 $b+1$  以上の偶数、 $b+1$  以上の奇数の  $b+3$  通りである。

同様に、 $P_1$  に  $(B, 0), (C, 0)$  が属する場合にも  $f_{\text{and}}^k$  の値が異なる  $a_1$  の値も有限通りである。以上のことより、 $f_{\text{and}}^k$  の関数値表の大きさは  $k$  のみによって決まる有限である。 I

ここで、 $f_{\text{and}}^k, f_{\text{or}}^k$  の関数値表中の  $(a_1, a_2, \dots, a_m)$  に対する分割パターン集合中の各分割パターン  $p$  に対し、各分割パターン集合  $P_i$  に属するどの分割パターンをどの順序に  $\text{pand}$ ,  $\text{por}$  すれば  $p$  が得られるかを共に記しておいても、表は  $k$  のみに依存する有限の大きさと

<sup>†</sup> 厳密には、有用部分集合(後述)が等しい。

なる。

[ アルゴリズム 1 : TMDC  $N$  に対し,  $ms(N) \leq k$  かどうかの判定を行なうアルゴリズム ]

入力 : TMDC  $N$  の接続グラフ  $C(N)$

出力 :  $ms(N) \leq k$  かどうか. もし,  $ms(N) \leq k$  ならば,  $ms(N)$  の値および, その値を達成する配置のうちの 1 つ

方法 :

(1)  $C(N)$  の辺の向きをすべて逆にした有向木  $\overline{C(N)}$  を作る.  $\overline{C(N)}$  の各頂点を, 根 ( $C(N)$  の根に対応する頂点とする) から後順序に訪問して以下のことを行なう.

① 訪れた頂点が葉ならば, その頂点に分割パターン集合  $\{(A, 0)\}$  を与える.

② 訪れた頂点  $v$  が内部頂点で, AND 又は NAND (OR 又は NOR) のとき, 隣接した各頂点に与えられている分割パターン集合から  $(a_1, a_2, \dots, a_m)$  を求め,  $f_{\text{and}}^k (f_{\text{or}}^k)$  の表を探索する.  $f_{\text{and}}^k (f_{\text{or}}^k) = \emptyset$  ならば (このとき  $ms(N) > k$  である) 終了する. そうでなければ  $f_{\text{and}}^k (f_{\text{or}}^k)$  によって求めた分割パターン集合を  $v$  に与える.

(2) 根に与えた分割パターン集合  $P_r$  に対し,  $\min_{p \in P_r} t(p)$  を計算する. この値を  $T(P_r)$  とおく.  $T(P_r) > k+1$  ならば  $ms(N) > k$  であり, 終了する.

(3)  $T(P_r) \leq k+1$  ならば  $ms(N) = T(P_r) - 1$  であり, このとき,  $t(p) = T(P_r)$ ,  $p \in P_r$  である 1 つの分割パターン  $p$  を  $\overline{C(N)}$  の根に与え,  $\overline{C(N)}$  の各頂点を, 根から前順序に訪問して以下のことを行なう.

① 訪れた頂点  $v$  が内部頂点ならば,  $v$  に与えた分割パターン  $p$  および (1) の ② で求めた  $(a_1, a_2, \dots, a_m)$  から,  $f_{\text{and}}^k$  (又は  $f_{\text{or}}^k$ ) の表を探索し,  $p$  を得るために隣接した各頂点のとるべき分割パターンおよびそれらを  $\text{pand}$  (又は  $\text{por}$ ) するべき順序を求め, その分割パターンを各頂点に与える.

(4) 再び  $\overline{C(N)}$  の各頂点を, 根から後順序に訪問して以下のことを行なう.

① 訪れた頂点が葉ならば, (3) の ① で与えた分割パターンに対応する対小径分割を求める.

② 訪れた頂点  $v$  が内部頂点ならば, (3) の ① で求めた, 隣接する各頂点の分割パターンを  $\text{pand}$  (又は  $\text{por}$ ) する順序に従って, 隣接する各頂点の対小径分割を接続する.

$\overline{C(N)}$  の根に対して求めた対小径分割が  $ms(N)$  を達成する配置を与える.

[ 定理 2 ] TMDC  $N$  の接続グラフの頂点数を  $V$  とすると,  $ms(N) \leq k$  かどうかを判定し,  $ms(N) \leq k$  ならば,  $ms(N)$  の値および, その値を達成する配置のうちの 1 つを求める問題の時間計算量は,  $k$  を定数とすると  $O(V)$  である.

(証明) アルゴリズム 1 では,  $\overline{C(N)}$  の各頂点  $v$  に対し,  $v$  を根とする部分接続グラフに対応する部分回路の対小径分割の, 有効な分割パターンをすべて求めている. 従って,  $\overline{C(N)}$  の根に対して求めた分割パターン集合  $P_r$  に,  $t(p) \leq k+1$  である分割パターン  $p$  が属していれば,  $ms(N) \leq k$  であり, 最小分離度を達成する,  $\overline{C(N)}$  の各頂点  $v$  の分割パターンがすべて有効であるので除去されず, よって  $P_r$  に最小分離度を達成する分割パターンが属している. 従って, アルゴリズム 1 によって正しい解が得られる.

また,  $f_{\text{and}}^k, f_{\text{or}}^k$  の表の大きさが  $k$  にのみ依存する有限の大きさであることにより,  $f_{\text{and}}^k, f_{\text{or}}^k$  の表を求める時間, およびアルゴリズムのステップ (1) の ②, (3) の ① における  $f_{\text{and}}^k, f_{\text{or}}^k$  の表探索は定数時間である. ステップ (1), (3), (4) において接続グラフの各頂点を一度ずつ訪れるので, アルゴリズム 1 の時間複雑度は  $O(V)$  である.

## 5. ゲートのファンインが制限された樹枝状単調減少論理回路に対する最小分離度問題

前章ではゲートのファンインに制限がない場合についての結果を述べたが, ファンインが  $k$  以下に制限された TMDC  $N$  に対して  $ms(N)$  を求める問題を考慮する.

接続グラフのある頂点  $v$  に対する分割パターン集合  $P = f_C(v)$  において,  $p_1, p_2 \in P$  で,  $p_1$  と任意の分割パターンと  $\text{pand}$ ,  $\text{por}$  を繰り返して得られた分割パターン  $\bar{p}_1$  と  $p_1$  の代わりに  $p_2$  に対して同一の操作をして得られた分割パターン  $\bar{p}_2$  に対して, 常に  $t(p_1) \geq t(p_2)$  が成立するならば,  $p_1$  は  $P$  から除いても  $ms(N)$  の値には影響しない.  $P$  からこのような分割パターンをすべて取り除いた  $\bar{P}$  を  $P$  の有用部分集合と呼ぶ.

$P$  を正規化係数  $Q(P) = \min_{p \in \bar{P}} \text{in}(p)$ , 正規分割パターン集合  $N(P) = \{(\text{ma}(p), \text{in}(p) - Q(P)) \mid p \in \bar{P}\}$  の対で表わす. このとき, 正規分割パターン集合は有限個しか存在しない.

ここで,  $f_C(v)$  の代わりとして, 正規分割パターン集合間の  $\text{pand}$ ,  $\text{por}$  のみを考えればよい. この関数値表の大きさは, ファンインが  $k$  以下, 正規分割パターン

集合が有限個であることより、 $h$ のみに依存する有限の大きさである。この関数値表を用いて、アルゴリズム1と同様の方法で $ms(N)$ とその値を達成する配置とを求めることができる。

〔定理3〕<sup>(3)</sup> ゲートのファンインが $h$ 以下であるMDTCの接続グラフの頂点数を $V$ とすると、 $ms(N)$ の値および、その値を達成する配置のうちの1つを求める問題の時間計算量は、 $h$ を定数とすると $O(V)$ である。

## 6 む す び

本論文では樹枝状単調減少論理回路に対して議論を行なった。一般に、単調減少論理関数は定義2の(1)、(2)、(3)を満たし、有向閉路がない回路で実現できる。しかし、同一の入力に対する頂点が複数個存在することを許すならば、出次数 $d$  ( $\geq 2$ )の頂点に対し、その頂点の出力に対応する論理関数を実現する回路を $d$ 個作ることによって樹枝状にできる。従って、素子数の増大を許すならば、以上の議論は一般の単調減少論理関数を実現する回路に対しても適用できる。

また、未解決の問題として、接続グラフの次数 $h$ が定数でない場合に $ms(N)$ を求める問題の時間計算量を求める問題がある。

謝辞 御討論頂いた本学大学院生増澤利光氏、池田光二氏および都倉研究室諸氏に感謝致します。また、文献を提供して頂いた富士通研究所ソフトウェア研究部第一研究室長上原貴夫博士に感謝致します。

## 文 献

- (1) 藤沢, 嵩: “電子通信用数学Ⅱ 離散構造論”, コロナ社(1979).
  - (2) F. Harary: “Graph Theory”, Addison-Wesley (1969).
  - (3) 真鍋, 萩原, 都倉: “単調減少論理関数を実現するCMOS回路に対する配置問題”, 信学技報, CAS 84-103 (1984-10).
  - (4) T. Uehara and W. M. vanCleemput: “Optimal Layout of CMOS Functional Arrays”, IEEE Trans. Comput., C-30, 5 (May 1981).
- (昭和59年11月2日受付, 60年3月15日再受付)



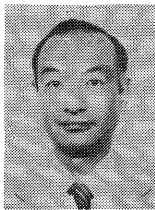
真鍋 義文

昭35大阪生。昭58阪大・基礎工・情報工卒。昭60同大学院修士課程了。同年NTT入社。現在、武蔵野電気通信研究所情報通信基礎研究部第五研究室に勤務。グラフ理論、VLSI向きアルゴリズム、VLSI向きネットワーク、LSIの配置・配線問題に興味を持つ。情報処理学会会員。



萩原 兼一

昭27大阪生。昭49阪大・基礎工・情報卒。昭54同大学院博士課程了。工博。同年同大・基礎工・助手。昭57より同大・情報処理教育センター非常勤講師兼任。データベース理論、グラフ理論、並列アルゴリズム、分散アルゴリズム、およびプログラミング教育法に関する研究に興味をもっている。IEEE, 情報処理学会各会員。ICOT基礎理論WG委員。



都倉 信樹

昭38阪大・工・電子卒。昭43同大学院博士課程了。同年阪大・基礎工・講師。現在、同教授(情報工学科)。主として、プログラムの技法と理論、計算機言語、VLSIの計算複雑さの理論などの研究に従事。